

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
MINISTRE DE L'ENSEIGNEMENT SUPERIEUR
ET DE LA RECHERCHE SCIENTIFIQUE
UNIVERSITE DE BATNA

MEMOIRE

Présenté à

LA FACULTE DES SCIENCES DE L'INGENIEUR
DEPARTEMENT D'ELECTRONIQUE

Pour l'obtention du diplôme de

MAGISTER

MICROELECTRONIQUE

Option: IC Design

Par

Samia BELKACEM

Ingénieur, Département d'Electronique, Université de Batna

Thème

***Macromodélisation Comportementale De
Circuits Analogiques : Application Au
Circuit Convoyeur De Courant***

Soutenu le : . / . /2005 devant le jury :

Farida HOBAR	Prof. Université de Constantine	Président
Zohir DIBI	C.C. Université de Batna	Rapporteur
Nour-Eddine BOUGUECHAL	Prof. Université de Batna	Examineur
Abdelhamid BENHAYA	M.C. Université de Batna	Examineur
Ramadane MAHAMEDI	M.C. Université de Batna	Examineur

2005/2006

Sommaire

Introduction

Introduction	1
1. Problèmes étudiés.....	1
2. Macromodélisation comportementale	2
3. Circuits convoyeurs de courant	3
4. Organisation du mémoire	4

Chapitre I

Les Simulateurs Analogiques

Introduction	7
I-1 Procédure interne d'un simulateur.....	7
I-2 Les trois analyses de base de la simulation électrique	8
I-2-1 Point de fonctionnement.....	9
I-2-2 L'analyse transitoire.....	9
I-2-3 Analyse AC : étude fréquentielle linéaire	10
I-3 Représentation fonctionnelle d'un simulateur électrique.....	10
I-4 Algorithme de résolution de circuits analogiques	11
I-4-1 Formulation du problème	11
I-4-2 Méthodes de formulation des équations.....	12
I-4-3 Méthodes de résolution d'un système d'équations linéaires	13
I-4-4 Méthodes numériques d'analyse non linéaires	16
I-4-5 Méthodes numériques d'intégration	17
I-5 Evolution des simulateurs.....	19
I-6 Quelques simulateurs de circuits électriques.....	20
Conclusion.....	22

Chapitre II

Modélisation de Circuits Analogiques et Mixtes

Introduction	23
II-1 La conception de circuits analogiques	23
II-1-1 Les objectifs d'une méthode de conception.....	24
II-1-2 Niveaux de description pour la simulation analogique.....	24
II-1-3 Evolution des méthodes de conception.....	25
II-2 La modélisation	27
II-2-1 L'objectif de la modélisation.....	28
II-2-2 Modèles et primitives.....	28
II-2-3 Méthodologie de modélisation des circuits analogiques	28
II-2-4 Techniques de modélisation.....	33
Conclusion.....	39

Chapitre III

Les Circuits Convoyeurs de Courant

Introduction.....	40
III-1 Les circuits translinéaire	40
Introduction	40
III-1-1 Définition.....	41
III-1-2 Boucle translinéaire à diode	41
III-1-3 Boucle translinéaire à transistor	42
III-1-4 Boucle translinéaire mixte	44
III-1-5 Propriétés des circuits translinéaires.....	49
III-2 Description des cellules élémentaires	49
III-2-1 Circuits miroirs de courant en technologie bipolaire.....	50
III-3 Les circuits convoyeurs de courants	52
Introduction	52
III-3-1 Convoyeurs de courant de la première génération	53
III-3-1-1 Structure des circuits convoyeurs de courant de la première génération CCI+	54
III-3-1-2 Structure des circuits convoyeurs de courant de la première génération CCI-	56
III-3-2 Convoyeurs de courant de la deuxième génération	56
III-3-2-1 Schéma de principe du CCII+	58
III-3-2-2 Schéma de principe du CCII-	59
III-3-3 Les convoyeurs de courant de la troisième génération.....	60
III-4 Avantages des circuits convoyeurs de courant par rapport aux amplificateurs opérationnel.....	61
Conclusion.....	62

Chapitre IV

Conception d'un Macromodèle Comportementale: Circuit Convoyeur de Courant CCII+

Introduction.....	63
IV-1 La structure du CCII+.....	64
IV-1-1 Résultats de simulation du CCII+	64
IV-2 Exemples d'application des circuits convoyeurs de courant	69
IV-2-1 Circuit amplificateur en mode courant	69
IV-2-2 Amplificateur de type CAG	70
IV-2-3 Convertisseur à impédance négative	72
IV-2-4 Circuit de filtrage à gyrateur	72
IV-2-4-1 Gyrateur	73
IV-2-4-2 Circuit de simulation d'impédance	74
IV-3 Schéma synoptique du macromodèle	78
Introduction	78
IV-4 Conception du macromodèle	79
IV-5 Détermination de la valeur des éléments	80
IV-6 Comparaison des réponses du CCII+ à celles du macromodèle.....	83
IV-7 Temps de simulation.....	87
Conclusion.....	87
Conclusion Générale et Perspective :	89
Annexe A	
Annexe B	
Bibliographie	

Remerciements

A Dieu, le tout puissant, nous rendons grâce pour nous avoir donné santé, patience, volonté et surtout raison.

Ce travail a été effectué au laboratoire d'Electronique Avancé de l'université de Batna. J'adresse mes remerciements les plus sincères au Docteur Zohir DIBI, Chef de département d'Electronique de l'université de Batna, pour son encadrement constant et efficace tout au long de l'élaboration de ce travail au cours duquel j'ai pu apprécier ses qualités tant humaines que professionnelles.

En premier lieu, je tiens à remercier les membres de mon jury, à commencer par mon enseignante le Professeur Farida HOBAR de l'université de Constantine d'une part, pour l'honneur qu'elle m'a fait en présidant le jury de ce mémoire et d'autre part de la documentation qu'elle a mis à ma disposition. Mes remerciements vont également à mon enseignant le Professeur Nour-Eddine BOUGUECHAL Doyen de la faculté des sciences de l'ingénieur de l'université de Batna pour avoir accepté de juger ce travail et d'avoir mis à ma disposition quelques ouvrages de sa riche bibliothèque. A mon enseignant le Docteur Abdelhamid BENHAYA Maître de Conférences au département d'électronique de l'université de Batna, le Docteur Ramadane MAHAMEDDI Maître de Conférences au département d'Electronique de l'université de Batna j'exprime ma profonde gratitude pour m'avoir honoré en acceptant de juger ce travail.

Enfin, je remercie tous ceux qui m'ont accompagné ou que j'ai croisés durant ces deux années au sein du laboratoire(L'EA), tous ceux qui m'ont soutenu, encouragé et donné l'envie de mener à terme ce travail.

Samia BELKACEM

Introduction Générale

Introduction

1. Problèmes étudiés

L'évolution sans cesse des systèmes électroniques se fait à plusieurs niveaux : la miniaturisation, la fiabilité, la réduction du coût et la diminution de la consommation. Pour répondre à tous ces objectifs, les nouvelles tendances en électronique sont l'intégration des "System On Chip" (SOC) et des ASIC (Application Specific Integrated Circuit) mixtes, c'est à dire intégrant des fonctions analogiques et mixtes.

Le coût de la production baisse avec la miniaturisation mais il est aussi fonction du coût de la conception. Les outils de conception assistée par ordinateur (CAO) doivent évoluer pour suivre l'évolution technologique de l'industrie électronique. Dans un environnement CAO, on dispose de divers outils pour passer du concept à la description physique du circuit. Ces outils sont généralement fournis par des sociétés spécialisées.

Les concepteurs de circuits intégrés passent par des étapes de simulation qui leur permettent de réduire le coût de fabrication, et les délais de développement (Time_To_Market).

Les simulateurs, apparus dans les années 70, ont évolué au cours des trente cinq dernières années. On en distingue actuellement trois types : les simulateurs numériques, les simulateurs analogiques et les simulateurs mixtes. La dernière génération des simulateurs mixtes est basée sur l'utilisation d'un cœur de simulation unique permettant de simuler simultanément les parties analogiques et numériques décrites dans un même langage.

La complexité des systèmes analogiques pose des problèmes de convergence (pas de résultat), en effet, les capacités de convergence des simulateurs analogiques sont fortement conditionnées par le nombre de transistors. Les simulateurs analogiques peuvent en effet lors de l'analyse des fonctions complexes, ne pas trouver de solution pour un point de fonctionnement donné.

En définitive, la simulation des circuits analogiques complexes présente deux problèmes majeurs :

- ✓ Les temps de simulations sont trop importants (plusieurs jours ou semaines de temps de calcul) ;
- ✓ On est confronté à des problèmes de convergences (pas de résultat).

La solution proposée consiste alors à diminuer l'effort de calcul du simulateur en remplaçant le circuit, ou certaines de ses fonctions internes, par des modèles équivalents reproduisant le plus fidèlement possible les performances à prendre en considération. La réalisation de ces modèles est l'objectif actuel de nombreux travaux de recherche.

Il existe plusieurs niveaux de description de circuit. Pour les circuits analogiques, le premier niveau est appelé niveau transistor puisque les modèles élémentaires considérés sont les modèles des transistors, des résistances ou des capacités, etc. L'évolution des outils CAO a fait naître un niveau de description plus élevé qui est le niveau comportemental. Il ne s'agit plus de décrire le circuit avec les éléments électroniques de base, mais de décrire son comportement électrique externe.

2. Macromodélisation comportementale

La modélisation comportementale désigne une représentation fonctionnelle de haut-niveau, par opposition à une représentation structurelle.

Deux méthodes sont utilisées dans ce cadre :

- La modélisation comportementale : Le modèle est développé par l'utilisation d'un langage de description de haut niveau (HDLA, VERILOGA, VHDL-AMS, MAST, etc...).
- La macromodélisation comportementale : L'objectif principal de la macromodélisation est de remplacer un système électronique ou une partie de ce système (une fonction ou un dispositif actif) par un modèle afin de réduire significativement le temps requis par les nombreuses simulations électriques effectuées en phase de conception. Pour ce faire, un macromodèle doit répondre à deux exigences conflictuelles:
 - ✓ Il doit être structurellement le plus simple possible ;

- ✓ Et en même temps simuler le comportement du circuit avec le maximum de précision.

Notre choix s'est porté sur la macromodélisation comportementale plutôt que la modélisation comportementale du fait que l'outil de simulation PSPICE est disponible au niveau du Laboratoire d'Electronique Avancée de l'Université de Batna en Algérie.

3. Circuits convoyeurs de courant

Un circuit convoyeur de courant quelle que soit sa génération est un circuit actif qui comporte essentiellement trois ports d'entrées-sorties, noté X, Y, Z, comme le montre la Figure (1) [1-4].

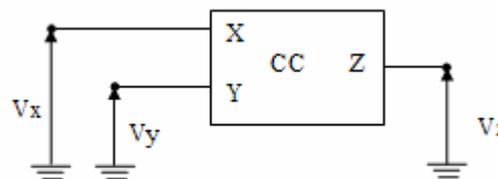


Figure 1 : Représentation symbolique du circuit convoyeur de courant

Les circuits convoyeurs de courant de seconde génération ont été uniquement conçus dans un premier temps à partir d'amplificateurs opérationnels et de résistances [5-7]. Par la suite, un amplificateur opérationnel utilisé en suiveur de tension, réalisant les voies Y et X du circuit, a été associé à deux miroirs de courant complémentaires pour constituer la sortie Z [7]. Toutes ces structures sont cependant limitées par les performances des amplificateurs opérationnels :

1. Faible bande passante pour le transfert en tension ;
2. Nombre important de composants actifs et passifs ;
3. Forte puissance dissipée.

Lorsque le circuit convoyeur de courant comprend une cellule d'entrée réalisée à partir d'une boucle translinéaire mixte [9,10], il nécessite moins de composants actifs et passifs.

Ceci se traduira par une surface de silicium moins importante. Le circuit bénéficie en outre d'un excellent comportement fréquentiel et d'une bande passante qui dépasse le GHz. D'où notre choix de l'utilisation de la boucle translinéaire mixte pour la conception du circuit convoyeur de courant de la seconde génération.

Notre travail consiste en premier lieu à concevoir un circuit convoyeur de courant de seconde génération à boucle translinéaire mixte implémenté en technologie bipolaire ; puis on applique la méthode proposée A. Fabre [11], afin de transformer le circuit convoyeur de courant de seconde génération CCII+ niveau transistor à un niveau comportementale (Macromodèle), en passant par la détermination de ses éléments.

En second lieu un macromodèle du CCII+ est conçu et validé puis inséré dans la bibliothèque du simulateur PSPICE.

4. Organisation du mémoire

Les travaux présentés dans ce mémoire apportent une contribution à la macromodélisation comportementale du circuit convoyeur de courant de seconde génération. Après une introduction générale, le travail est constitué de quatre chapitres dont nous esquissons une brève description dans les lignes suivantes :

➤ Chapitre I

On rencontre assez souvent beaucoup de problèmes lors d'une simulation électrique. Pour localiser la ou les sources de ces problèmes, on doit d'abord comprendre la structure de l'outil utilisé qui est le simulateur électrique avant de passer à l'analyse du circuit cible qui représente notre but. A cet effet, dans ce chapitre nous tentons de répondre aux questions suivantes:

- ✓ Comment le simulateur traite un circuit électrique ?
- ✓ Quelles sont les sources qui génèrent les problèmes de convergence lors d'une simulation?

Ce chapitre introduit la théorie des simulateurs analogiques, et les techniques utilisées pour résoudre les systèmes d'équations différentielles. Les problèmes rencontrés lors d'une simulation (problèmes de convergence) sont également abordés.

➤ *Chapitre II*

Ce chapitre décrit les principes sur lesquels est basée la conception de circuits intégrés, dans un premier temps.

La deuxième partie du chapitre sera consacrée à la présentation de la méthodologie de modélisation d'un circuit analogique qui est développée par M. Sebeloue [12]. Enfin, on expose les différentes techniques utilisées lorsqu'on veut concevoir un modèle fiable.

➤ *Chapitre III*

Ce chapitre a tenté de mettre en évidence les mots clés de notre travail à savoir la boucle translinéaire et les circuits convoyeurs de courant en divisant le chapitre en deux parties. La première partie traite la théorie et les propriétés des boucles translinéaires dès leur classification par B.Gilbert [13], où des blocs fondamentaux sont discutés spécialement les miroirs de courant. Dans la deuxième partie nous introduisons la théorie des circuits convoyeurs de courant en se basant sur l'utilisation de la boucle translinéaire introduite par A. Fabre [14].

➤ *Chapitre IV*

Ce chapitre est divisé en deux parties:

La première partie est consacré à la conception du circuit convoyeur de courant de seconde génération à transistor bipolaire à boucle translinéaire mixte où les résultats de simulation à quelques signaux d'entrés sont données.

Certaines de ses applications avec leurs résultats de simulation seront exposées dans ce chapitre par l'utilisation du logiciel Pspice.

La deuxième partie, donne la démarche suivie ; permettant de concevoir le macromodèle CCII+. Des résultats de simulation à quelques signaux d'entrées sont également présentés.

Pour valider le macromodèle développé, nous avons comparé ses performances à celles de la structure niveau transistor.

- Enfin, une conclusion générale est donnée en fin de mémoire on citons quelques perspectives de ce travail.

Les principales caractéristiques des transistors bipolaires complémentaire (NPN et PNP) des réseaux HFA3096 de chez Intersil, que nous avons utilisées lors des différentes simulations sont données en annexe A.

L'annexe B insérée en fin de mémoire décrit quelques solutions à adopter pour résoudre les problèmes de convergence lorsque l'environnement PSPICE est utilisé.

Chapitre I

Les Simulateurs

Analogiques

Introduction	7
I-1 Procédure interne d'un simulateur	7
I-2 Les trois analyses de base de la simulation électrique	8
I-2-1 Point de fonctionnement	9
I-2-2 L'analyse transitoire	9
I-2-3 Analyse AC : étude fréquentielle linéaire	10
I-3 Représentation fonctionnelle d'un simulateur électrique	10
I-4 Algorithme de résolution de circuits analogiques	11
I-4-1 Formulation du problème	11
I-4-2 Méthodes de formulation des équations	12
a. L'analyse nodale	12
b. L'analyse nodale modifiée	13
I-4-3 Méthodes de résolution d'un système d'équations linéaires	13
a. Elimination de Gauss	14
b. Décomposition LU	14
I-4-4 Méthodes numériques d'analyse non linéaires	16
I-4-5 Méthodes numériques d'intégration	17
a. La méthode d'intégration d'Euler	18
b. La méthode d'intégration trapézoïdale	18
c. Les méthodes d'intégration de Gear	18
I-5 Evolution des simulateurs	19
I-6 Quelques simulateurs de circuits électriques	20
Conclusion	22

Introduction

La simulation électrique est une méthode largement employée dans l'industrie électronique et microélectronique en particulier. En effet, la complexité des calculs manuels qui caractérise la prise en considération des divers phénomènes physiques régissant le fonctionnement des dispositifs rend le recours à la simulation électrique une nécessité absolue voir inéluctable.

Un simulateur électrique est un programme informatique, qui à partir de la description d'un circuit et de ces variables d'excitation permet de calculer n'importe quelle caractéristique ou variable électrique (tension, courant, impédance...), en importe quel endroit d'un circuit et quelles que soient les excitations appliquées. Ce programme est capable d'analyser la topologie d'un circuit et d'y appliquer les lois fondamentales des réseaux électriques. Pour ce faire, il doit connaître le fonctionnement de chaque composant du circuit. En effet, il permet d'étudier le comportement et l'évolution du système.

Grâce à un simulateur électrique, on peut directement vérifier la conformité des résultats expérimentaux sans passer par l'élaboration du prototype. L'objectif des simulateurs électriques est d'essayer d'analyser des circuits de grande complexité (plusieurs milliers d'éléments non-linéaires).

Ce chapitre est consacré à l'étude de la structure interne de ces simulateurs électriques, et les sources des problèmes rencontrés lors d'une simulation ; proprement dit problèmes de convergence.

I-1 Procédure interne d'un simulateur

D'une manière générale, les simulateurs se servent de modèles conçus à partir d'équations qui représentent le comportement physique du composant. La précision de ces modèles dépend du nombre de paramètres et de la complexité des équations. Le principe de ces paramètres est basé sur des méthodes d'extraction mathématique à partir de courbes expérimentales qui nécessitent des mesures précises.

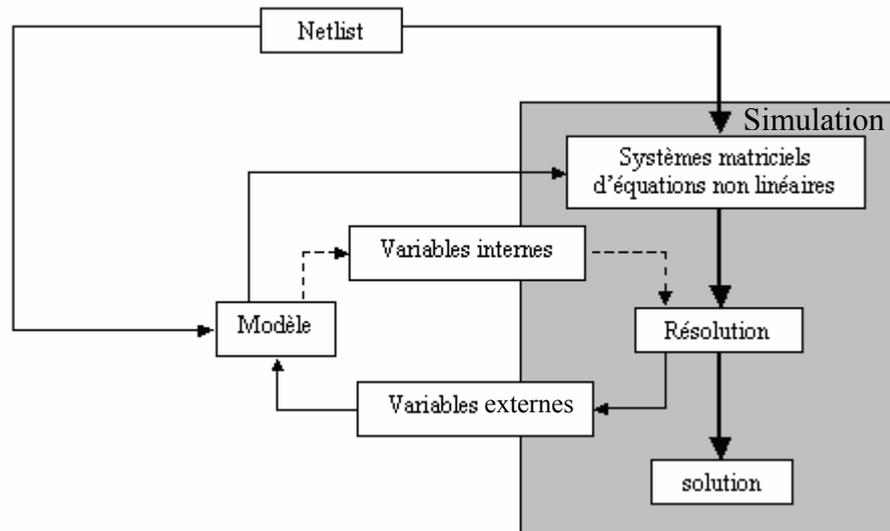


Figure I.1: Procédure interne d'un simulateur [12]

Les simulateurs sont destinés à l'analyse continue, fréquentielle et temporelle des circuits. Ils disposent pour cela, d'algorithmes de résolution numérique des équations différentielles. La Figure (I.1) décrit la procédure engagée lors d'une simulation. Les circuits sont décrits dans le simulateur par une liste des interconnexions (Netlist) qui indique comment sont connectés les éléments. A chaque modèle est associé un système d'équations qui décrivent les lois aux différents nœuds (tension et courant). Le simulateur résout ces systèmes d'équations non linéaires par des méthodes d'intégrations numériques, des techniques itératives et des méthodes de résolution matricielle.

I-2 Les trois analyses de base de la simulation électrique

La simulation comme outil d'aide à la conception englobe un grand nombre d'analyses possibles pour explorer les performances de la fonction que l'on souhaite réaliser.

Si le modèle n'est présent que pour donner un seul type de résultat, il peut être très rapide et optimisé pour ce type d'analyse. Si, par contre, il doit apporter un grand nombre d'information pour constituer une aide à la conception, il doit être représentatif de la fonction réelle et ce, dans un grand nombre d'analyse ; au moins trois types d'analyse doivent pouvoir être réalisés par un simulateur électrique:

- ✓ L'étude du point de fonctionnement du circuit ou une analyse DC qui correspond à une étude en régime permanent ;
- ✓ Une analyse transitoire ;
- ✓ Une analyse alternative petit signal.

I-2-1 Point de fonctionnement

Le simulateur calcule uniquement les tensions et les courants continus. Ce type d'analyse est particulièrement adapté au cas des circuits électroniques. Elle permet notamment de trouver les points de fonctionnement de composants non-linéaires tels que les transistors au moyen de méthodes itératives (Newton-Raphson, relaxation...). Pour ce mode d'analyse, les matrices ne sont renseignées qu'avec des valeurs réelles. Les selfs sont remplacées par des courts circuits et les condensateurs par des circuits ouverts. Cette analyse est notamment utilisée afin de déterminer les conditions initiales d'un circuit pour l'analyse transitoire et avant l'analyse AC (petits signaux) pour calculer les modèles linéarisés de composants non linéaires [15].

I-2-2 L'analyse transitoire

Le terme d'analyse transitoire est généralement utilisé pour le calcul de la réponse d'un circuit électronique dans le domaine temporel. Cette désignation provient de l'utilisation classique d'une fonction échelon pour caractériser un circuit dans le domaine temporel. Avec ce type d'excitation, le circuit bascule d'un état stable à un autre état stable d'où le terme transitoire.

Cette analyse permet d'obtenir l'évolution temporelle de chaque tension et courant sur une durée prédéterminée. L'analyse commence par le calcul d'un point de fonctionnement correspondant à l'instant $t=0$ et qui permet de traduire les conditions initiales du circuit. Ensuite, on obtient une série de points à intervalle défini par l'utilisateur afin de constituer une sortie fonction du temps. Pour les points suivants, le traitement d'analyse est différent. On intègre les impédances des condensateurs et des selfs (dépendantes du temps) sous forme de circuits équivalents résistifs. Ces circuits sont décrits par des équations différentielles et sont simplifiés par des méthodes d'approximation des dérivées.

I-2-3 Analyse AC : étude fréquentielle linéaire

Après un premier calcul d'un point de fonctionnement, le simulateur effectue un balayage fréquentiel en petits signaux. Les modèles des composants sont remplacés par des modèles linéarisés correspondant à ce point de fonctionnement. Pour ce type d'analyse, les matrices sont renseignées avec des valeurs complexes qui prennent en compte les notions d'amplitude et de phase. Le simulateur résout le système d'équations pour chaque fréquence de l'analyse en recalculant toutes les admittances des composants liées à la pulsation.

Cette analyse étant linéaire, elle ne nécessite pas de méthode itérative ce qui la rend bien plus rapide qu'une analyse balayage DC ayant le même nombre de points de calcul. Le résultat de cette analyse est généralement une fonction de transfert (gain en tension) [16].

D'autres types d'analyse peuvent être réalisés pour étudier le comportement du circuit:

- ✓ Les analyses de bruit, généralement fréquentielles ;
- ✓ L'étude de la sensibilité, qui consiste en la définition du pourcentage de variation de grandeurs électriques du circuit en fonction de certains paramètres de conception, en linéarisant le circuit autour d'un point de polarisation ;
- ✓ Les analyses statistiques de type Monte-Carlo afin de déterminer la dispersion des performances du circuit en fonction des fluctuations statistiques de paramètres de conception. Un grand nombre de simulations sont ici requises. Cette étude permet ensuite de définir la valeur nominale des composants pour obtenir un rendement optimal.

I-3 Représentation fonctionnelle d'un simulateur électrique

Un simulateur électrique standard est toujours construit à partir d'au moins quatre méthodes numériques :

- ✓ Une méthode de formulation des équations ;
- ✓ Une méthode de résolution d'un système d'équations linéaires ;
- ✓ Une méthode d'intégration ;
- ✓ Une méthode d'analyse non linéaire.

I-4 Algorithmes de résolution de circuits analogiques

Les circuits analogiques font intervenir divers éléments de natures différentes. Le circuit est caractérisé par l'agencement de ces éléments, et les éléments définissent les relations entre les grandeurs analogiques (tension, courant) à leurs bornes.

On trouve :

- ✓ Des éléments linéaires : relations linéaire entre tension et courant (résistance).
- ✓ Des éléments à mémoire : relation faisant intervenir le temps pour une analyse transitoire, ou la fréquence pour une analyse AC (capacités, bobines).
- ✓ Des éléments non linéaire : relation non linéaire entre tension et courants (diodes, transistors...).

Ces éléments ont donc un comportement différent qui doit être pris en compte pour la recherche de points de fonctionnement et pour les autres analyses.

I-4-1 Formulation du problème

Simuler un circuit électronique consiste tout d'abord à lui associer un modèle mathématique puis à calculer numériquement sa réponse à une excitation spécifique. Pour ce faire, on passe du circuit physique à un système d'équations par une méthode de formulation des équations, en représentant chaque composant de base (résistance, condensateur, inductance, ...) par son modèle mathématique et en appliquant les contraintes de connexions imposées par les lois de Kirchhoff. Le fonctionnement du circuit peut ainsi être formalisé par un système d'équations différentielles implicite de la forme :

$$F(x, x', t) = 0 \quad (\text{I.1})$$

L'opérateur F est en général un opérateur non linéaire fonction du temps par l'intermédiaire du vecteur $U(t)$ des sources indépendantes (stimuli), du vecteur x des variables inconnues et du vecteur dérivé x' .

Si cette formulation est de très loin la plus utilisée actuellement en simulation électrique, ce n'est pas la seule possible. En effet, un circuit constitué de n éléments dynamiques (condensateurs et inductances) peut toujours être mis sous la forme d'une seule équation différentielle d'ordre n pouvant être mise sous une forme canonique dite à variable

d'état constituée d'un système explicite des n dérivées du vecteur d'état n correspondant aux n équations différentielles d'ordre un telles que :

$$\dot{\bar{x}} = F(x,t) = [A]x + bu \quad (I.2)$$

La matrice $[A]$ étant la matrice d'état. Ce second formalisme, qui permet d'utiliser directement l'arsenal mathématique mis au point pour l'étude des systèmes dynamiques, est très satisfaisant intellectuellement mais pratiquement, jusqu'à présent il n'a conduit qu'à la réalisation d'outils de simulation pouvant être numériquement instables.

I-4-2 Méthodes de formulation des équations

Pour déterminer le système d'équations décrivant le circuit à analyser, ce dernier doit être préalablement représenté par un réseau de branches idéales interconnectées, chaque branche étant caractérisée par une relation mathématique appelée équation de constitution. D'autre part, pour pouvoir modéliser un circuit électrique, le système d'équations doit respecter deux contraintes: chaque équation de constitution et les lois de Kirchhoff en tension et en courant qui fixent les contraintes topologiques de connexion, doivent être respectées à tout instant, c'est à dire sur chaque pas de calcul.

a. L'analyse nodale

Il existe de nombreuses méthodes de formulation permettant une mise en équation. Toutes ces méthodes peuvent être regroupées en deux familles distinctes. La première famille cherche une mise en équation en imposant la mise en forme des équations en fonction de critères théoriques: d'après les lois de Kirchhoff, un réseau électrique composé de B branches et $N+1$ nœuds, possède B équations de branche, N équations de nœuds sur les courants et ainsi $B-N$ équations sur les tensions. Le nombre d'équations à résoudre est donc égal à N ou $B-N$ selon la méthode utilisée. Si généralement, le nombre d'équations est faible, le défaut majeur de ces méthodes est qu'elles conduisent à mettre les équations de constitution sous la forme d'une matrice impédance ou admittance qui peut ne pas exister.

b. L'analyse nodale modifiée

L'analyse nodale modifiée, permet de s'affranchir directement du problème de l'impossibilité de gérer les sources de tension idéales et de l'inexistence éventuelle de matrices admittances. Pour ce faire, la matrice MNA est exprimée sous la forme :

$$\begin{pmatrix} [Y_B] & [B] \\ [C] & [D] \end{pmatrix} \begin{pmatrix} \vec{V} \\ \vec{J} \end{pmatrix} = \begin{pmatrix} \vec{I} \\ \vec{F} \end{pmatrix} \quad (1.3)$$

La construction du système d'équations est un peu compliquée. La matrice $[Y_B]$ est la matrice nodale réduite excluant les contributions dues aux sources de tension et aux éléments contrôlés en courant. Le vecteur \vec{V} est le vecteur tension de nœud, \vec{I} est le vecteur courant des branches définies en tension, \vec{F} est le vecteur tension des branches définies en tension, la matrice $[Y_B]$ et le vecteur \vec{I} sont construits comme pour l'analyse nodale. S'il n'y a pas de branche définie en courant avec des courants commandés, la matrice $[B]$ est construite avec des zéros et des uns tels que :

- ✓ $b_{ij}=0$ si le nœud i n'est pas connecté à la branche j ;
- ✓ $b_{ij}=1$ si le nœud i est le nœud positif de la branche j ;
- ✓ $b_{ij}=-1$ si le nœud i est le nœud négatif de la branche j .

Dans le cas contraire, la matrice $[B]$ devra contenir les coefficients de couplage fixant les différentes relations. Quant aux matrices $[C]$ et $[D]$ et au vecteur \vec{F} ils contiennent les relations de branches des P branches définies en tension.

I-4-3 Méthodes de résolution d'un système d'équations linéaires

La vitesse de la résolution du système formé va avoir une incidence directe sur la rapidité des simulations qui vont être effectuées. En effet, cette étape est réalisée de nombreuses fois pour établir une convergence à un point de calcul donné.

Le nombre de fois N qu'elle est réalisée est de la forme : $N=N_{ir}*N_{pc}$

N_{ir} : Nombre d'itérations requises (résolution d'un système non linéaire)

N_{pc} : Nombre de points de calcul requis par l'analyse (transitoire, DC ou AC)

Si on essaie de résoudre le système par la méthode de Kramer qui demande l'inversion de la matrice A , on obtient un nombre très important d'opérations requises : $2*(n+1)$ pour une matrice de taille $n*n$.

a. Elimination de Gauss

Cette méthode consiste à obtenir par des opérations élémentaires sur les lignes de la matrice A , une matrice triangulaire haute Figure (I.2). De ce fait, la solution sera automatique. La $n^{ième}$ valeur sera obtenue directement et les autres par propagation ascendante des résultats. On parle en fait d'obtention par substitution.

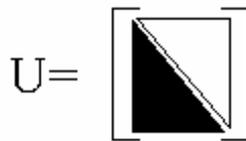


Figure I.2: Matrice triangulaire inférieure

Le nombre total d'opération requises est égal à $1/n^3$.

Le nombre d'opérations pour obtenir la matrice A sous forme matricielle reste cependant important.

On préfère à cette méthode, la décomposition LU qui rend plus rapide l'obtention des résultats [17].

b. Décomposition LU

Elle s'inspire de la méthode de Gauss. En effet, avec Gauss on effectue les opérations suivantes :

$$U = \left(\prod E_i \right) A \quad (I.4)$$

avec :

E_i : Matrice élémentaire pour des opérations sur les lignes.

Il existe alors trois types de transformations élémentaires :

1. Echange de deux lignes ;
2. Multiplication d'une ligne par une constante ;
3. (ligne j) \leftarrow (ligne i) + Cte (ligne k).

Les deux derniers types, (2) et (3), ont comme propriétés de former des matrices triangulaires inférieures.

En supposant dans un premier temps que les opérations de type (1) sont inexistantes, on obtient $A=L.U$ avec $L=(\prod E_i)^{-1}$ triangulaire inférieure.

Si maintenant on prend en compte les opérations de type (1) on peut écrire :

$$\prod E_i = \left(\prod E_i' \right) . P \quad (I.5)$$

Avec :

P : Matrice des échanges de deux lignes.

On a alors $L.U=P.A$ ce qui revient à mettre le système sous la forme :

$$L.U.X = P.B = B' \quad (I.6)$$

Avec :

L : matrice triangulaire inférieure (Lower) ;

U : matrice triangulaire supérieure (Upper).

Une fois ces opérations réalisées, la résolution du système devient automatique. On a deux étapes de résolution à effectuer :

- ✓ Substitution directe $L.Y=B'$ qui donne la matrice Y par substitution comme dans la méthode de Gauss ;
- ✓ Substitution inverse $U.X=Y'$ qui donne la valeur des inconnues recherchées X toujours par substitution.

Cette méthode de résolution est très utilisée, car le nombre d'opérations est réduit et devient n^2 .

L'un des principaux problèmes posés par l'algorithme d'élimination, c'est qu'il a besoin d'effectuer une division par le pivot. Ce pivot doit être non nul et autant que faire ce peut, pas trop petit, une phase préalable de permutation de lignes et de colonnes est nécessaire pour optimiser numériquement la procédure. D'autre part, lors de la décomposition des matrices, certains termes nuls de la matrice initiale peuvent devenir non nuls et la matrice se remplit. Différentes techniques de conditionnement jouant sur le choix du pivot par une réorganisation des lignes et des colonnes doivent être utilisées pour conserver le caractère creux de la matrice initiale. Enfin, une des spécificités de l'analyse nodale est de générer des matrices pratiquement symétriques, et l'effort en termes de nombre d'opérations pour symétriser la matrice est souvent faible pour un gain global important. Ce faisant, le conditionnement des méthodes de formulation des équations est du point de vue informatique une procédure qui peut s'avérer assez coûteuse en terme de temps de calcul et fortement dépendante du type de procédure utilisé.

I-4-4 Méthodes numériques d'analyse non linéaires

Si un circuit contient des composants non linéaires, il requiert pour l'analyse statique et l'analyse transitoire, une méthode numérique pour résoudre une équation algébrique non linéaire implicite de la forme :

$$G(x)=0 \quad (I.7)$$

Pour l'analyse statique, la forme précédente est respectée par principe, puisque toutes les dérivées sont nulles et pour l'analyse transitoire, la forme précédente est respectée à l'instant K , de part l'utilisation d'une méthode d'intégration numérique. Pratiquement, en simulation électrique les méthodes d'analyse utilisées sont basées sur la méthode de Newton-Raphson dont la formulation de son algorithme est la suivante :

$$x_{j+1} - x_j - \frac{f(x_j)}{f'(x_j)} \quad \text{jusqu'à} \quad |x_{j+1} - x_j| \leq \varepsilon |x_j| \quad (I.8)$$

Le principe de cet algorithme est montré sur la Figure (I.3).

Il consiste à converger vers la solution à l'aide de la pente que la caractéristique présente pour chaque étape.

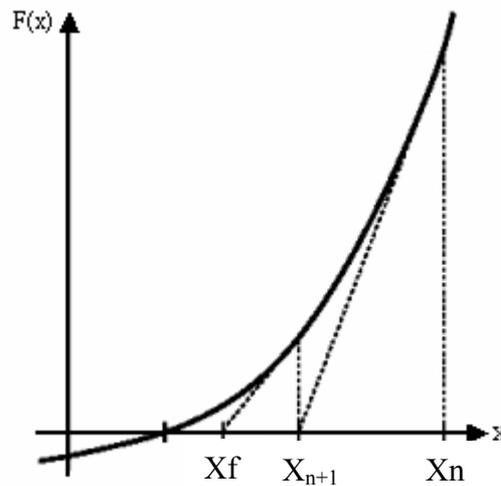


Figure I.3: Principe de l'algorithme de Newton-Raphson

Les itérations sont arrêtées et l'algorithme est dit avoir convergé lorsque la différence entre les deux dernières itérations est inférieure à la valeur proportionnelle au coefficient ε .

ε : est donc le coefficient de convergence et de précision de l'algorithme.

Cependant, si le point de départ était dans des zones de la caractéristique sensibles (pente horizontale ou verticale) l'algorithme n'aurait aucune chance de converger. C'est la raison pour laquelle on modifie légèrement dans les simulateurs de type SPICE la valeur de GMIN (voir Annexe B).

I-4-5 Méthodes numériques d'intégration

Dans une analyse transitoire, certains éléments, dits à mémoire, font intervenir des équations différentielles. Ces éléments sont en particulier les capacités et les inductances.

Intégrer numériquement une équation différentielle consiste à partir de la valeur initiale x_0 et calculer successivement les valeurs $x(t_1)$, $x(t_2)$, ..., $x(t_k)$, ... jusqu'à la valeur finale $x(t_N)$ correspondant à la solution recherchée. En simulation électrique, l'intégration numérique transforme un système d'équations différentielles en un système d'équations

algébriques, en d'autres termes il transforme un réseau dynamique éventuellement non-linéaire en un réseau "résistif" éventuellement non-linéaire.

a. La méthode d'intégration d'Euler

C'est la méthode la plus simple qui fait intervenir seulement deux points : celui de l'itération antérieure et celui de l'itération calculée :

$$X(n+1) = X(n) + h \cdot f(X(n), t(n)) \quad (\text{I.9})$$

Cet algorithme donne une précision relativement bonne.

b. La méthode d'intégration trapézoïdale

Cette méthode consiste à considérer la moyenne effectuée sur les deux derniers points. Sa formulation est la suivante :

$$X(n+1) = X(n) + \frac{h}{2} \cdot [f(X(n), t(n)) + f(X(n+1), t(n+1))] \quad (\text{I.10})$$

Cet algorithme est plus précis que le précédent.

c. Les méthodes d'intégration de Gear

Les algorithmes de GEAR font intervenir les coefficients a_i et permettent d'obtenir une meilleure stabilité. En effet, le calcul de la nouvelle itération prendra en compte plus de points antérieurs.

Cet algorithme présente l'avantage d'être plus stable que les précédents, au détriment de la précision.

$$X(n+1) = \frac{4}{3} X(n) - \frac{1}{3} X(n-1) + \frac{2}{3} h \cdot f(X(n+1), t(n+1)) \quad (\text{I.11})$$

Cet algorithme présente l'avantage d'être plus stable que les précédents, au détriment de la précision.

Le simulateur gère lui-même le passage d'un algorithme à l'autre suivant les problèmes d'oscillations rencontrés.

Le logiciel PSPICE, propose l'algorithme du Trapèze ainsi que celui de Gear d'ordre 2 comme résolveur du système d'équations. Par contre, pour le cas du logiciel Simplorer la méthode de Trapèze et Euler sont celles utilisées.

I-5 Evolution des simulateurs

La taille, la complexité et le degré de raffinement des modèles des dispositifs actifs utilisés, sont devenus tellement importants que la conception d'un circuit intégré est totalement impossible sans l'assistance d'outils informatiques de simulation. En effet, ce n'est que par une évaluation rapide des performances d'un circuit sans avoir à le fabriquer, que l'on peut obtenir un temps de conception réduit entraînant une limitation des coûts de production.

On distingue essentiellement trois catégories de simulateurs:

- ✓ La première catégorie est constituée des simulateurs logiques ou événementiels qui ne s'intéressent qu'au changement d'état logique des nœuds d'un circuit. Ils sont uniquement utilisés en électronique numérique pour évaluer fonctionnellement les performances. Sur chaque événement, le simulateur n'ayant à examiner que les éléments de circuit affectés par le changement d'état puis éventuellement à le propager, aucune résolution des lois de Kirchhoff et aucune analyse matricielle n'est requise. Ces outils sont ainsi très rapides et n'ont pratiquement aucune limitation en termes de taille et de complexité du circuit à simuler.
- ✓ La deuxième catégorie de simulateurs est également limitée à l'analyse des circuits numériques, elle est constituée des simulateurs temporels. Les dispositifs non-linéaires sont remplacés par des modèles linéaires par morceaux. Les simulateurs logiques permettent d'obtenir des précisions de l'ordre de quelques pourcent sur les temps de réponse pour un temps de calcul dix à cent fois plus long.
- ✓ Quant à la troisième catégorie, elle est constituée des simulateurs analogiques, ou simulateurs électriques, qui ont essentiellement pour vocation l'étude du comportement d'un circuit linéaire ou non-linéaire sur un intervalle de temps continu (ou plus exactement discrétisé avec un pas de calcul théoriquement très inférieur à la plus petite constante de temps du circuit à analyser). Ils sont aussi bien utilisés en électronique numérique pour la caractérisation électrique des bibliothèques de cellules (temps de propagation, consommation,...), la conception des mémoires et des circuits "rapides", qu'en électronique analogique pour la détermination des caractéristiques

fréquentielles et temporelles des circuits. Devant résoudre itérativement les lois de Kirchhoff pour l'intégralité du circuit et pour tous les composants, c'est un outil lent et limité en terme de taille et de complexité des circuits simulés. Si n est le nombre de dispositifs non linéaires le temps de calcul est généralement de l'ordre de :

$$T_{CPU} \propto (n)^\alpha \text{ avec } 1 < \alpha < 2 \quad (\text{I.12})$$

C'est à dire plusieurs milliers de fois moins rapide qu'un simulateur logique et plusieurs centaines de fois moins rapide qu'un simulateur temporel.

La simulation logique et/ou temporelle et/ou analogique peuvent être combinées (dans un même exécutable ou en fonctionnement séparé) pour constituer un type de simulateur appelé simulateurs mixtes, permettant directement l'évaluation des performances électriques des systèmes électroniques mixtes constitués de circuits analogiques et numériques intégrés sur un même substrat, c'est à dire les SOC (System On Chip).

Enfin, des simulateurs analogiques dédiés ont également été développés pour des applications spécifiques, l'exemple type est le simulateur SWITCAP qui permet l'analyse des circuits à capacités commutées.

I-6 Quelques simulateurs de circuits électriques

Il existe une gamme de simulateurs qui permet de simuler différents types de circuits électriques. Cette offre couvre essentiellement la simulation de circuits électroniques aussi bien analogique que numérique ou mixte. On rencontre également des logiciels dont la vocation est plutôt pédagogique, faciles à utiliser, mais ne présentant pas un intérêt scientifique évident.

Nom du logiciel	Développeur	Description
PSPICE	ORCAD	Simulateur Spice de circuits électroniques analogiques ou numériques http://www.orcad.com/products/pspice/
Psim	Powersim	Simulateur de circuits électroniques de puissance et de contrôle moteur http://www.powersimtech.com/
Wincad	Micrelec	Simulateur Spice de circuits électroniques analogiques ou numériques http://glao.dezai.free.fr/
Simplorer	Ansoft	Simulateur de circuits électroniques et électromécaniques http://www.ansoft.com/products/em/simplorer/
DXP	Protel	Simulateur de circuits électroniques analogiques ou numériques http://www.protel.com/
TKgate	Jeffery P. Hansen	Logiciel de simulation électronique gratuit, sources libres (license GNU) http://www-2.cs.cmu.edu/~hansen/tkgate/
Electric	Steven M. Rubin	Logiciel de simulation électronique et électrique créé en 1982 par Steven M. Rubin et développé à l'origine sous Linux, sources libres (license GNU) http://www.gnu.org/software/electric/
Schemaplic	Fitec	Logiciel de conception et de simulation de schémas électriques http://www.fitec.fr/interactif.htm

Tableau I.1 : Quelques simulateurs de circuits électriques

Conclusion

Ces simulateurs doivent faire face à des problèmes de convergence qui apparaissent essentiellement lors de la recherche du point de fonctionnement pour les circuits comportant un nombre élevé de transistors, ainsi que pour les circuits fortement couplés, en particulier en présence de transistors bipolaires. D'autre part, certaines applications à échantillonnage, telles que les filtres à capacités commutées, les boucles à verrouillage de phase (PLL) ou encore les alimentations à découpage, requièrent des temps de simulation temporelle relativement élevés. Alors les capacités de convergence des simulateurs analogiques sont fortement conditionnées par le nombre de transistors. Même si de nouvelles techniques de simulation-algorithme de résolution- plus rapides sont développées, cette limitation ne peut être résolue qu'en adoptant une approche hiérarchique multi-niveaux, consistant à décomposer le système en un ensemble de blocs fonctionnels. Le schéma de chaque bloc, ou de seulement certains d'entre eux, peut alors être remplacé par une description approchée uniquement fonctionnelle et plus abstraite.

Dans la plupart des simulateurs, le choix de la résolution des systèmes d'équations (matrice) est donné à l'utilisateur afin de prendre l'algorithme qui lui convient en fonction de la précision qu'il cherche.

Il semble important de connaître le fonctionnement du simulateur utilisé pour mieux appréhender lors d'une simulation le compromis "temps de simulation" – "précision".

Chapitre II

Modélisation de Circuits Analogiques et Mixtes

Introduction	23
II-1 La conception de circuits analogiques	23
II-1-1 Les objectifs d'une méthode de conception	24
II-1-2 Niveaux de description pour la simulation analogique	24
II-1-3 Evolution des méthodes de conception	25
II-2 La modélisation	27
II-2-1 L'objectif de la modélisation	28
II-2-2 Modèles et primitives	28
II-2-3 Méthodologie de modélisation des circuits analogiques	28
II-2-4 Techniques de modélisation	33
a. La modélisation structurelle	33
b. La macromodélisation	33
c. La modélisation comportementale	35
Conclusion	39

Introduction

Le temps de calcul des circuits analogiques devient très important, même prohibitif lorsque le nombre de transistors est très important (au-delà de 1000 transistors), la nature du circuit étant également un facteur déterminant (fonction non linéaire occasionnant des problèmes de convergence). La solution consiste alors à élaborer un modèle à un niveau plus élevé que celui du transistor. La macromodélisation comportementale constitue une de ces solutions : au lieu de décrire un circuit transistor par transistor « niveau structurel », on tente de modéliser son comportement électrique externe « niveau comportementale ».

La réalisation d'un modèle est guidée par les besoins des futurs utilisateurs. Il convient donc de bien définir les performances attendues en terme de précision, de représentativité, de temps de simulation requis, et de types d'analyses que l'on souhaite réaliser.

Ce chapitre décrit les principes sur lesquels est basée la conception de circuits intégrés, dans un premier temps. La deuxième partie du chapitre sera consacrée à la présentation de la méthodologie de modélisation d'un circuit analogique qui est développée par M. Sebeloue [12]. Enfin, on fait l'exposition des différentes techniques qu'on peut utilisées lorsqu'on veut concevoir un modèle fiable.

II-1 La conception de circuits analogiques

Les logiciels de CAO, apparus à la fin des années 60, permettent de vérifier le fonctionnement d'un circuit électronique sans l'avoir jamais réalisé matériellement. Dans un environnement CAO, on dispose de divers outils pour passer du concept à la description physique des circuits. Ces outils regroupent les interfaces de saisie de schéma, les simulateurs, les interfaces graphiques, les bibliothèques de modèles, les outils de layout et de vérification, ...etc.

Depuis dix ans, la conception des fonctions digitales a été fortement automatisée par le développement d'outils de conception assistée par ordinateur (CAO) très avancés. Citons par exemple l'apparition de logiciels de synthèse qui permettent de générer un circuit constitué de portes logiques à partir d'une simple description de sa fonction. Or, la conception de circuits mixtes où les blocs analogiques et digitaux ne peuvent être dissociés pour une étude précise du fonctionnement, reste particulièrement difficile, essentiellement du fait d'un manque

d'outils semblables du côté analogique. Une transposition vers l'analogique des outils et des méthodologies qui ont fait le succès du digital doit donc être effectuée.

II-1-1 Les objectifs d'une méthode de conception

Une méthode de conception est définie par les étapes que le concepteur décide de suivre depuis le cahier des charges jusqu'au layout. Les objectifs sont, par ordre d'importance :

1. La sûreté de conception, soit l'obtention d'un circuit correct au premier tour d'intégration ;
2. La réduction du temps nécessaire à la conception ainsi que la réduction des coûts ;
3. Une densité d'intégration satisfaisante pour le type de circuit à concevoir ;
4. Dans certains cas, une possibilité de « compiler » le circuit selon différentes technologies CMOS.

II-1-2 Niveaux de description pour la simulation analogique

Il existe plusieurs niveaux pour décrire un circuit analogique. Le premier niveau est un niveau élémentaire dans lequel le circuit est décrit par des transistors, des résistances, des capacités, ...etc. Il est par conséquent appelé niveau transistor. C'est le niveau de description le plus bas ; il utilise des bibliothèques de modèles élémentaires tenant compte des technologies de fabrication.

Il existe un niveau de description plus élevé : c'est le niveau comportemental. Il s'agit de décrire le comportement du circuit électronique en traduisant l'évolution des signaux de sortie en fonction de ceux d'entrée sans tenir compte de sa structure interne. Cette description se fait à travers des fonctions et des lois mathématiques. Les lois de description sont ajustables au moyen de paramètres génériques. La vérification de la vraisemblance de ces lois se fait par comparaison avec des signaux mesurés sur un circuit réel ou bien simulés au niveau de description inférieure, souvent le niveau transistor.

On définit également un niveau de description plus élevé qui est le niveau fonctionnel. Il s'agit d'une description plus abstraite que le niveau comportemental dans laquelle on décrit

le fonctionnement idéal du circuit avec des équations simplifiées, sans décrire par exemple les caractéristiques d'entrée et de sortie du circuit.

La description d'un circuit analogique sous forme comportementale ou fonctionnelle se fait en utilisant les langages de description matérielle (Hardware Design Language ou HDL).

II-1-3 Evolution des méthodes de conception

Les méthodes de conception doivent évoluer pour intégrer les nouveaux besoins. Les objectifs peuvent se résumer en les points suivants :

- ✓ Résoudre le problème de temps de simulation important pour les systèmes électroniques qui sont de plus en plus complexes ;
- ✓ Détecter rapidement les erreurs de fonctionnement avant même d'établir une description niveau transistor ;
- ✓ Accélérer le cycle de conception des systèmes en réutilisant des blocs déjà conçus.

Pour aborder la conception d'un système complexe, mieux vaut alors procéder selon une méthode descendante (Top-Down) partant d'une description fonctionnelle du système et décomposant progressivement son architecture jusqu'au niveau transistor. La Figure (II.1) détaille les différentes étapes suivies dans une approche Top-Down : après une spécification du système à concevoir, on vérifie sa fonctionnalité avec une description fonctionnelle, donc avec un haut niveau d'abstraction. On peut imaginer après plusieurs niveaux de description fonctionnelle qui vont permettre de vérifier les différentes fonctions des sous blocs construisant le système global. On passe ensuite à la synthèse pour obtenir une description schématique au niveau élémentaire (portes logiques ou niveau transistor). A partir de cette description, des outils de routage automatiques ou non permettent de générer le layout.

Cette approche permet de vérifier le bon fonctionnement du système avant de passer à une description niveau transistor et de détecter des erreurs de conception précoces. Elle permet également de reporter le choix de la technologie le plus tard possible dans le cycle de conception. Ainsi, une modification de la technologie ne remet pas en cause les premières étapes de la conception.

Avec l'apparition des langages de description matérielle, la méthode ascendante (Bottom-Up) ne se limite plus au premier niveau élémentaire. Des modèles comportementaux des blocs constituant le système peuvent être extraits de leur description schématique. On pourra encore remonter dans les niveaux d'abstraction pour passer de la vérification fonctionnelle des blocs à celle de tout le système, comme illustré par la Figure (II.1).

En réalité, les concepteurs utilisent un mélange des deux approches Top-Down et Bottom-Up. En effet, le flot de conception Top-Down est loin d'être parfait et la passation d'une étape à une autre n'est pas toujours automatique. Nous pouvons aussi imaginer une conception Top-Down qui utilise des modèles de base issus de l'approche Bottom-Up.

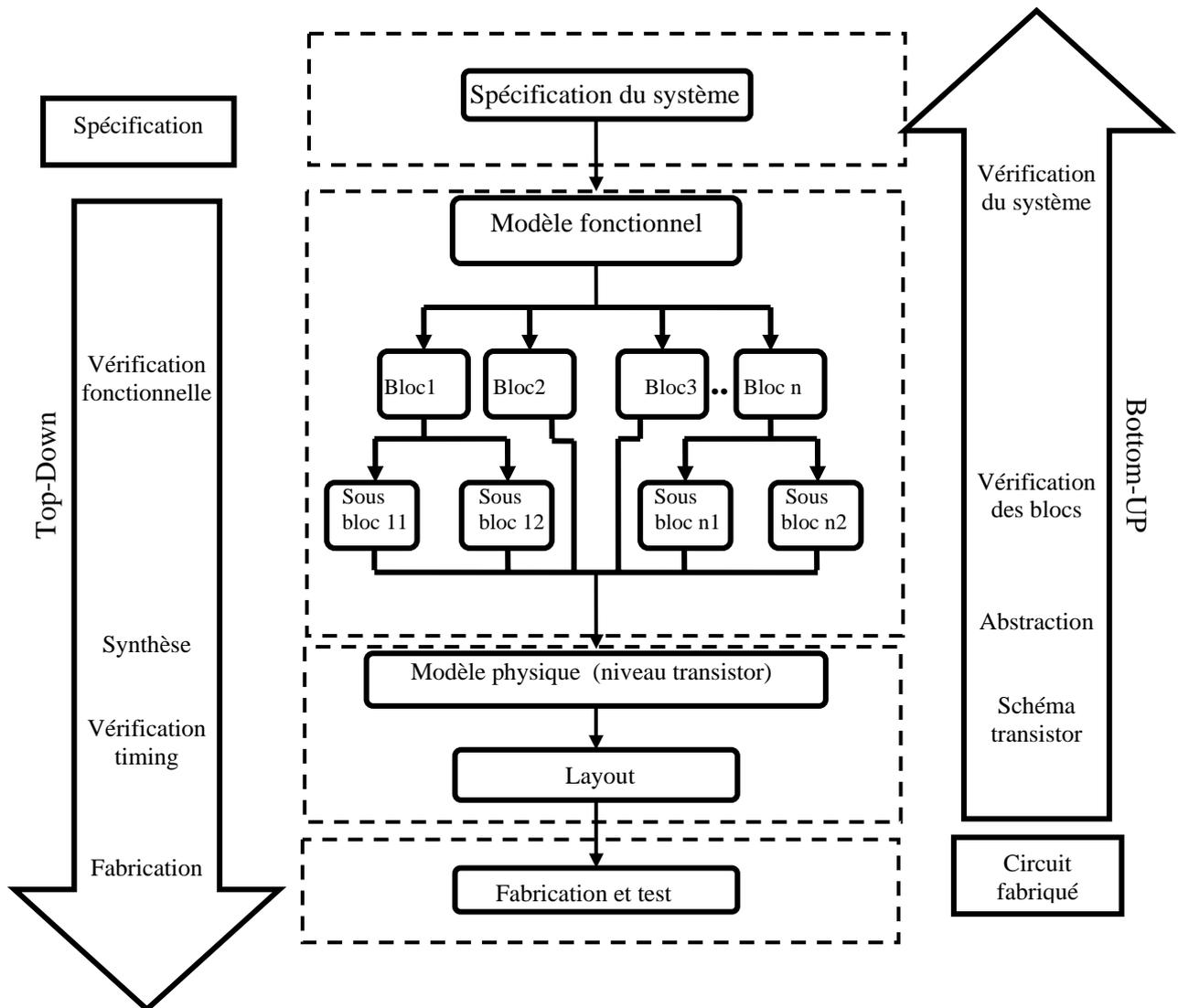


Figure II.1: Méthodologie de conception hiérarchique Top-Down et Bottom-UP [18]

Dans les flux de conception Top-Down ou Bottom-Up, on peut mélanger dans une même description plusieurs niveaux d'abstraction. Ainsi, on peut simuler un système avec des blocs décrits au niveau fonctionnel et d'autres décrits au niveau transistor. C'est la technique de multi-abstraction.

Pour accélérer le cycle de conception, il est par ailleurs souhaitable de re-utiliser des blocs déjà conçus, éventuellement par un autre concepteur ou un autre organisme, ce qui remet en avant le délicat problème de la propriété intellectuelle (IP) de ces blocs. La modélisation comportementale prend dans ce cas tout son sens car le modèle peut devenir la carte d'identité d'un circuit sans que l'on connaisse son architecture. Une telle approche s'intègre bien dans les flux de conception hiérarchique Top-Down et Bottom-Up.

Ce nouveau flux de conception a été appliqué pour les circuits numériques dont la conception est devenue largement automatisée depuis environ une dizaine d'années. Cette automatisation est devenue possible grâce à l'apparition de la norme VHDL et des outils de synthèse automatique qui permettent de générer le schéma portes logiques à partir de la description de leurs fonctions. L'intégration de la méthode hiérarchique Top-Down dans le flux de conception des circuits constitue certainement un pas vers la synthèse analogique.

II-2 La modélisation

Il existe deux approches permettant d'obtenir des modèles plus ou moins précis d'un composant ou d'une fonction électronique :

- ✓ L'approche physique consiste à utiliser les modèles créés par les concepteurs de circuit intégrés et de modifier uniquement les paramètres. Cette approche peut être définie à partir de paramètres électriques (calculés à partir de mesures statiques, dynamiques, fréquentielles) ou à partir de paramètres technologiques caractéristiques du processus de fabrication et de la géométrie du composant.
- ✓ L'approche comportementale consiste à modéliser un composant ou un circuit par l'évolution de ses entrées/sorties en réponse à différents stimuli.

II-2-1 L'objectif de la modélisation

Elle a pour but de caractériser par une fonction mathématique ou un modèle numérique les différents composants qui constituent le circuit. C'est la partie la plus délicate du processus puisque des modèles simplifiés diminuent la précision, tandis que des modèles élaborés consomment beaucoup en mémoire et en temps de calcul.

II-2-2 Modèles et primitives

✓ Le modèle

Le modèle d'un système est une représentation de son comportement à l'aide de laquelle le simulateur comprend et procède à des calculs. Un modèle doit être le plus fidèle et le plus exact possible, c'est le plus important critère de la modélisation. Mais écrire un modèle exact est la tâche la plus difficile.

✓ Les primitives

Tous les simulateurs analogiques proposent aux utilisateurs un jeu de composants de base permettant de décrire la topologie d'un circuit électrique. Ces éléments de base sont appelés les primitives du simulateur. Ces composants sont entre autre, les éléments actifs comme les diodes et les transistors (bipolaire, MOS, JFET), les éléments passifs comme les résistances, les capacités, les inductances, et les sources de courant et de tension (Gvalue, Evalue...); ce sont des éléments idéaux qui permettent d'exprimer facilement des relations mathématiques entre tensions et courants dans le domaine fréquentiel ou temporel. Cependant, chaque simulateur possède sa propre syntaxe, ce qui freine l'utilisation de ces fonctions si le but est l'échange des macromodèles.

II-2-3 Méthodologie de modélisation des circuits analogiques

Pour des raisons vues précédemment, la modélisation structurelle ne semble pas être adaptée à la simulation de systèmes analogiques complexes. Pour pouvoir simuler et synthétiser de tels systèmes, il est nécessaire de créer des bibliothèques de modèles comportementaux des fonctions élémentaires afin de réduire le temps de calcul.

Les modèles seront d'abord réalisés dans le cas du composant idéal, puis nous introduisons progressivement les influences de chaque paramètre sur le comportement du composant ou du circuit.

L'objectif est de modéliser les fonctions analogiques élémentaires et de les remplacer par leur modèle représentatif dans des simulateurs globales. Créer une bibliothèque de fonction de base permettrait au concepteur de choisir, de manière rapide et précise, les modèles des différentes fonctions qui composent son circuit.

Il serait possible de concevoir des modèles très complets utilisables dans n'importe quelle zone de fonctionnement. Cependant ces modèles très difficiles à mettre en œuvre consomment beaucoup de temps de calcul et ne représentent pas l'application de manière précise.

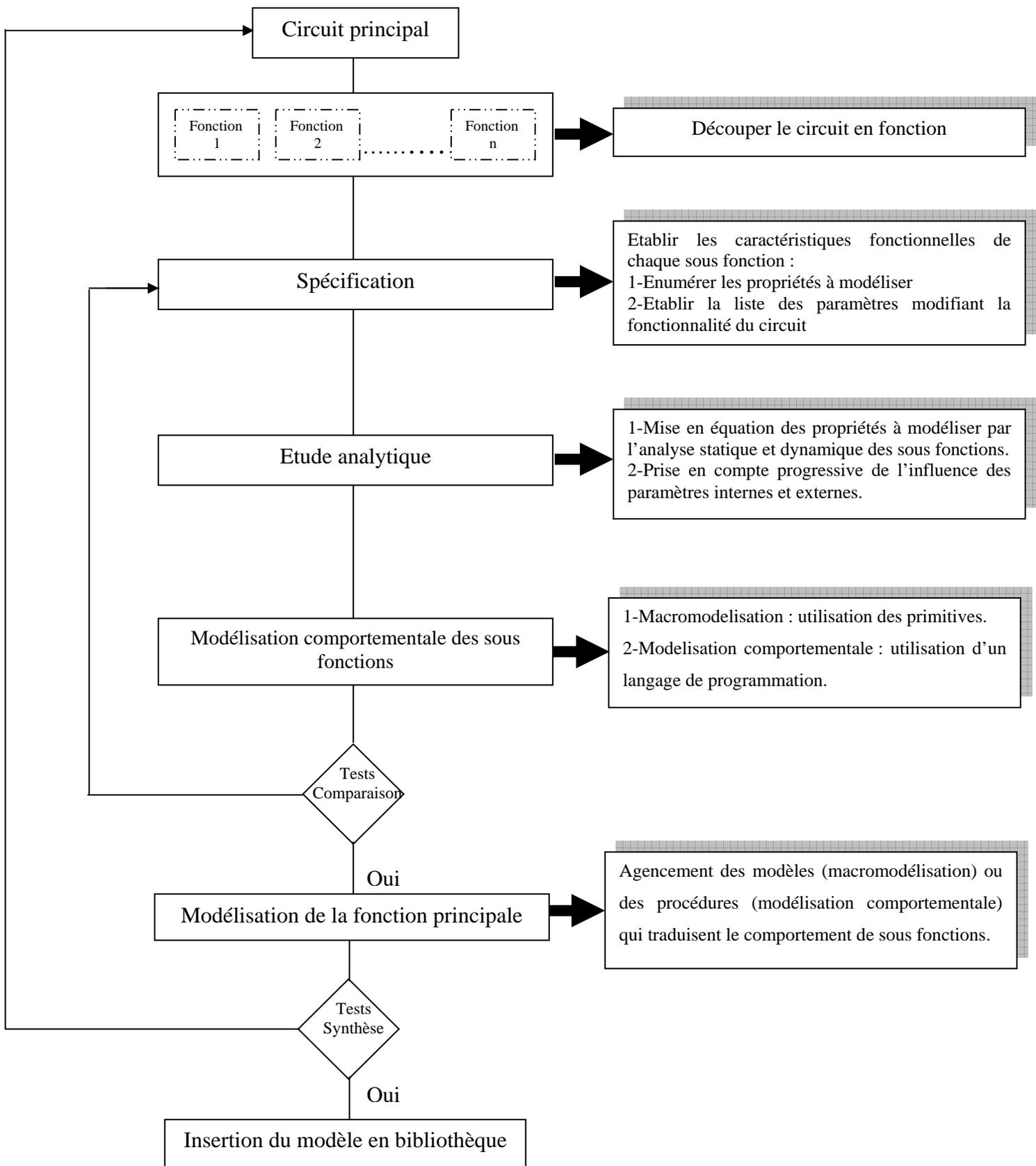


Figure II.2: Méthodologie de modélisation des circuits analogiques [12]

✓ La découpe fonctionnelle :

Cette étape consiste à découper la fonction considérée en un ensemble de blocs fonctionnels.

La décomposition du circuit en blocs fonctionnels ne fait pas l'objet d'une règle générale.

✓ La spécification

L'étape de spécification est très importante. Elle consiste à énumérer les propriétés qui caractérisent les différents blocs fonctionnels obtenus après le découpage du circuit, et à déterminer les différents paramètres qui influent sur leur fonctionnalité.

Pour que le modèle soit le plus représentatif du circuit, il faut qu'il représente toutes les propriétés qui le caractérisent. Pour chacune de ces sous fonctions, on établit une liste regroupant les principales caractéristiques à modéliser (fonction de transfert, impédance d'entrée, gain en courant, ...etc).

✓ Mise en équation des propriétés à modéliser

La mise en équation des propriétés à modéliser constitue le cœur de la technique de modélisation. Elle fait appel à des analyses combinées des régimes statique et dynamique du circuit.

✓ Modélisation des blocs fonctionnels

Une fois l'analyse quasi statique a été effectuée, il faut déterminer quels sont les blocs fonctionnels qui vont être simplifiés par l'élaboration d'un modèle équivalent. La technique de modélisation, et le type de modèles réalisés (macromodèle ou modèle comportementale), dépendront de l'outil dont on dispose et des besoins.

Dans le cas d'une macromodélisation comportementale, nous utiliserons les primitives sources contrôlées et les éléments de base «R, L, C, etc... » pour concevoir nos modèles.

Dans le cas de modélisation comportementale le circuit est décrit dans un langage de programmation qui traite les équations de modélisation.

Les modèles validés seront représentés par des symboles qui seront stockés dans les bibliothèques des simulateurs.

✓ Validation des modèles

Après avoir réalisé les modèles équivalents des blocs fonctionnels, il est nécessaire d'effectuer un certain nombre de vérifications avant de les utiliser ou de les insérer en bibliothèque ; l'étape de validation permet d'identifier les défauts (erreurs dues à la modélisation).

A partir des simulations on analyse très rapidement la fonctionnalité du circuit. Elles permettent de vérifier si les caractéristiques obtenues à partir du modèle correspondent au pourcentage d'erreur prévu, à ceux du modèle structurel (modèle niveau transistor). La comparaison de la durée de simulation de ces deux modèles permet d'évaluer la rapidité du modèle comportementale par rapport au modèle structurel.

Les résultats de simulation sont ensuite confrontés soit aux caractéristiques des fiches des constructeurs, soit aux résultats des mesures effectuées sur un prototype. Ces séries de tests permettent d'établir très vite les performances du modèle. Si celles-ci sont conformes aux exigences du cahier de charges, le modèle est validé et peut être inséré dans la bibliothèque du simulateur.

✓ Modélisation de la fonction principale

La réalisation du modèle comportementale de la fonction principale se fait par l'agencement des modèles paramétrables des sous-fonctions.

Dans le cas d'une macromodélisation, les modèles des sous-fonctions sont connectés entre eux en respectant les connexions entre chaque bloc. Dans le cas d'une modélisation comportementale, on fait appel lors de l'exécution du programme principale, aux procédures qui gèrent les différents sous-fonctions.

✓ Validation et insertion en bibliothèque du modèle final

De même que les sous-fonctions, le modèle de la fonction principale devra subir un ensemble de tests (simulations, mesures) qui permettront d'identifier les défauts. Dès que le modèle est validé, il peut être archivé dans les bibliothèques des simulateurs pour être modifié ou réutilisé dans des simulations.

Les techniques permettant d'insérer un modèle dans une bibliothèque sont propre aux simulateurs et nécessitent une bonne maîtrise de l'outil.

Cette méthode de modélisation permet de concevoir des modèles paramétrable en fonction de paramètre internes ou externes au circuit. L'astuce qui consiste à ne garder que les paramètres qui modifient la fonctionnalité du circuit permet de gagner en rapidité et réduit les problèmes de convergence en simplifiant les calculs mis en jeu lors des simulations.

II-2-4 Techniques de modélisation

Nous pouvons distinguer principalement trois techniques de modélisation qui sont :

a. La modélisation structurelle

La modélisation structurelle consiste à décrire le composant ou le circuit par sa structure, c'est à dire par les éléments qui le décrivent (capacité, résistance, diode, ...etc). Le modèle structurel s'aligne ainsi sur la bibliothèque du fondeur ou du fabricant de circuit intégré. Il prend en compte les paramètres technologiques utilisés en fabrication. La modélisation structurelle utilise les sous circuits du simulateur et demande un temps d'analyse trop important lors de la simulation des systèmes complexes.

L'inconvénient vient de la taille des circuits. Certains circuits analogiques (amplificateur opérationnel) contiennent plusieurs centaines de transistors et autres composants ; ceci augmente considérablement le nombre de nœuds, et par la suite la taille de la matrice à traiter par le simulateur d'où le temps de calcul est grand.

b. La macromodélisation

Comme nous l'avons déjà vu au chapitre précédent, le réseau électrique, décrit en langage PSPICE, est analysé par le simulateur afin de construire un système d'équations, basé sur les équations de Kirchhoff et les équations des composants. La macromodélisation consiste soit en la construction d'un schéma qui conduira aux relations souhaitées entre des variables représentées par les tensions de nœud et les courants de branche, soit en la simplification d'un schéma afin de réduire le nombre de nœuds du circuit initial.

L'objectif principal de la macromodélisation est de remplacer un système électronique ou une partie de ce système (une fonction ou un dispositif actif) par un modèle afin de réduire significativement le temps requis par les nombreuses simulations électriques effectuées en phase de conception. Pour ce faire, un macromodèle doit répondre à deux exigences conflictuelles: il doit être structurellement le plus simple possible et en même temps simuler le comportement du circuit avec le maximum de précision.

La macromodélisation consiste à décrire le comportement d'un circuit par l'utilisation des primitives d'un simulateur. Le but essentiel de la macromodélisation est de réduire la taille du circuit et ainsi réduire le temps de simulation. En outre, il faut prendre garde à ce que le nombre de nœuds imposé par le macromodèle ne dépasse pas celui qu'impose le circuit à modéliser, sinon il n'aura aucun profit sur l'encombrement et la taille des matrices qui sont générées, alors les modèles obtenus par cette approche permettent de réduire considérablement les temps de simulations.

Les macromodèles sont construits à partir d'un nombre réduit de composants. Les composants utilisés sont des composants primitifs du simulateur. Nous pouvons inclure des éléments passifs (résistance, capacité, ...etc), des sources dépendante et indépendante de type courant ou de tension linéaire ou non, statique, temporelles ou fréquentielles qui sont intégrés dans le module ABM (Analog Behavioural Modeling) de PSPICE [15-18].

En grande partie cette méthode s'est développée grâce aux succès du simulateur SPICE et aux besoins qu'avaient les concepteurs de faire apparaître des phénomènes autres que ceux électriques (modélisation de phénomènes physiques par schéma électrique équivalent), ou de simplifier un schéma en remplaçant certaines parties par des fonctions plus simples (buffers, amplificateurs opérationnels, ...etc). On peut noter le succès du macromodèle d'amplificateur opérationnel de G.R. Boyle [19]. La macromodélisation comportementale de PSPICE autorise la définition de blocs fonctionnels à partir d'expressions mathématiques et de fonctions. Elle comprend un large éventail d'opérateurs mathématiques et de fonctions logiques.

Les sources contrôlées de courant et de tension peuvent implémenter toute fonction de transfert.

Le comportement du circuit peut être défini dans le domaine temporel ou fréquentiel, à l'aide de formules (y compris la transformée de Laplace) ou de tables de correspondance.

Les fonctions de transfert peuvent intégrer des paramètres issus de sous circuit dans la hiérarchie.

b.1 Avantages et inconvénients

L'avantage majeur de la macromodélisation, c'est qu'elle ne nécessite pas l'apprentissage d'un langage de programmation mais une bonne connaissance d'un simulateur analogique à base de SPICE, et une bonne connaissance des fonctions à réaliser. Avec la macromodélisation, nous pouvons alors réaliser un grand nombre de fonctions : fonction mathématiques, filtres, oscillateur, convertisseur fréquence-tension, comparateur, amplificateur et boucle à verrouillage de phase. Cependant, malgré les avantages et la simplicité apparente, la macromodélisation pose un certain nombre de limitation :

1. La non linéarité des composants et la tension de décalage dans la diode par exemple posent certains problèmes qui ne sont pas négligeable ;
2. Problème de convergence dû à la discontinuité ou au rebouclage de certains circuits ;
3. Paramétrage des composants qui n'existe pas dans SPICE de base, mais nous pouvons le trouver dans les dérivés de SPICE comme par exemple dans ELDO, SmartSpice, PSPICE.

c. La modélisation comportementale

La modélisation comportementale permet de réduire les temps de conception et de concevoir des circuits de plus grande qualité pour deux raisons essentielles [20]:

- ✓ La simulation comportementale d'un circuit complexe est beaucoup plus rapide qu'une simulation effectuée avec une description transistors: le concepteur peut donc mieux vérifier le fonctionnement du circuit,
- ✓ La description comportementale de chaque bloc du circuit conduit à une définition très précise de ses spécifications, ce qui permet d'éviter des erreurs de conception et d'obtenir un circuit optimal.

C-1 Les langages de modélisation comportementale

Les langages de modélisation comportementale permettent de développer des modèles de systèmes électriques mixtes (analogique et numérique) mais aussi de systèmes électriques et non électriques (mécanique, hydraulique, thermique) par l'utilisation d'une description textuelle. Contrairement à la méthode de description qu'est la macromodélisation qui utilise les primitives disponibles du simulateur, la modélisation comportementale consiste en quelque sorte à créer de nouvelle primitive.

L'étude de la structure d'un circuit analogique fait apparaître plusieurs niveaux fonctionnels. Le niveau le plus bas est le niveau transistor. Ensuite viennent des structures que l'on peut nommer « blocs élémentaires » (miroir de courant, filtres, sources de tension ...etc) qui permettent de réaliser des fonctions plus élaborées (VCO, Amplificateurs) elles même à la base de circuits plus complexes (PLL, Echantillonneurs_Bloqueur, Filtre actifs ...etc). Le circuit peut être modélisé au niveau le plus élevé par un système d'équations linéaire ou non linéaire donnant les relations entrées_sorties. Il est évident au fur et à mesure que l'on s'élève dans le niveau d'abstraction pour la modélisation, on perd des informations sur le comportement du circuit mais on gagne en temps de calcul de simulation. Un compromis entre niveau de modélisation et précision doit donc être fait. Un nombre important d'outils de simulation offre un langage de modélisation comportementale.

C-2 Historique des langages de description matérielle

Le développement des langages de description matérielle a été fait dans un premier temps pour les circuits numériques. La nécessité de normaliser ces langages a donné naissance en 1987 à la norme IEEE 1076 définissant le VHDL (Very high speed integrated circuits Hardware Description Language). Une extension en 1999 de cette norme a donné naissance à la norme IEEE 1076.1 ou VHDL-AMS (Very High speed integrated circuits Hardware Description Language for Analog and Mixed Systems), qui inclut la norme VHDL et qui permet de modéliser aussi des circuits analogiques et mixtes.

Parallèlement à la norme VHDL s'est développée, avec quelques années de retard, la norme Verilog devant conduire prochainement au Verilog-AMS.

Parce que ces deux standards se sont partagés le champ des utilisateurs, il est vraisemblable qu'ils coexistent encore longtemps.

Le tableau (II.1) regroupe quelques exemples de langages de description matérielle et de simulateurs mixtes de quelques compagnies fournissant des outils CAO.

Simulateur analogiques et mixte	Langage comportemental
ELDO	HDL-A
Saber	MAST
Intusoft	Langage C
Smash	ABCD-Analog HDL
Spectre HDL et Addrima	Verilog-A

Tableau II.1 : Principaux langages comportementaux associés aux simulateurs analogiques

C-3 Environnement de travail VHDL-AMS

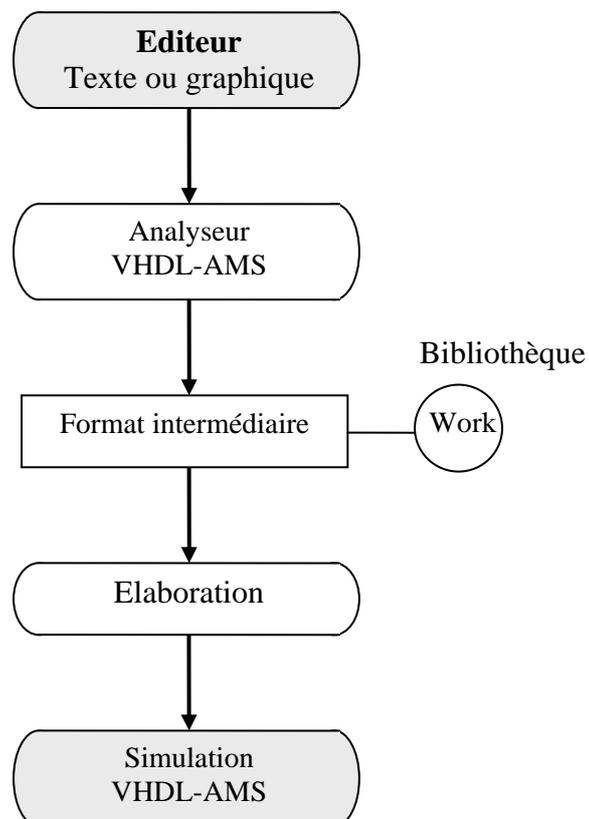


Figure II.3: Environnement de travail VHDL-AMS [21]

L'interface graphique peut se réduire à un simple éditeur de texte. Les outils CAO du marché utilisent en plus leur éditeur de schémas pour générer automatiquement le squelette d'un modèle VHDL-AMS, c'est-à-dire au moins la déclaration d'entité avec ses ports et un corps d'architecture minimum. Des outils plus avancés permettent de décrire le comportement du système à modéliser sous la forme de machines d'états, de chronogrammes ou de tables de vérité.

L'analyseur (ou compilateur) vérifie la syntaxe d'une description VHDL-AMS. Il permet la détection d'erreurs locales, qui ne concernent que de l'unité compilée. Plusieurs techniques d'analyse sont actuellement utilisées par les outils du marché. L'approche compilée produit directement du code machine, ou, dans certains cas, du code C qui sera lui-même compilé. L'objet binaire est alors lié au code objet du simulateur. Cette approche réduit le temps de simulation au détriment du temps d'analyse.

L'approche interprétée transforme le code source en un pseudo-code qui est interprété par le simulateur. Cette approche réduit le temps d'analyse au détriment du temps de simulation.

Chaque concepteur possède une bibliothèque de travail (working library) de nom logique WORK (le nom est standard) dans laquelle sont placés tous les modèles compilés. Le lien du nom logique avec l'emplacement physique de la bibliothèque dépend de l'outil de simulation ou de synthèse utilisé. Il est aussi possible de faire référence, en mode de lecture seule, à d'autres bibliothèques, des bibliothèques de ressources, contenant d'autres modèles ou des utilitaires. Plusieurs bibliothèques peuvent être actives simultanément. Chaque bibliothèque contient une collection de modèles mémorisés dans un format intermédiaire. Elle contient également un certain nombre de relations et d'attributs liant, si nécessaire, les différents modèles entre eux.

Le simulateur calcule comment le système modélisé se comporte lorsqu'on lui applique un ensemble de stimuli. L'environnement de test peut également être écrit en VHDL-AMS: il peut être lui-même vu comme un système définissant les stimuli et les opérations à appliquer aux signaux de sortie pour les visualiser (sous forme texte ou graphique). Le simulateur permet aussi le déverminage (debugging) d'un modèle au moyen de techniques analogues à celles proposées pour les programmes écrits en Pascal, C ou Ada: simulation pas à pas, visualisation de variables, de signaux, modification interactive de valeurs, ...etc. Il faut noter que ce genre de vérification s'applique difficilement à un modèle

analogique. En effet, quelle est la signification d'une simulation pas à pas d'un ensemble d'équations? La phase d'élaboration consiste en une construction des structures de données et permet la détection d'erreurs globales, qui concernent l'ensemble des unités de la description. Cette phase est normalement exécutée en arrière-plan avant la simulation proprement dite.

Conclusion

L'augmentation incessante du nombre de transistors et donc la complexité des nouveaux circuits intégrés pose un défi permanent aux concepteurs de circuits intégrés analogiques. Cependant, la complexité croissante des systèmes augmente considérablement le temps de calcul et rend les simulations difficiles et parfois impossibles (problème de convergences dû au nombre trop important de nœuds).

Pour palier à ces problèmes, on fait recours à la modélisation hiérarchique, en s'élevant d'un niveau hiérarchique, on perd l'information mais on diminue le temps de simulation. Deux questions importantes se posent alors :

- Quel est le système, ou sous système, pour lequel on souhaite obtenir des résultats de simulation ?
- Au niveau hiérarchique considéré, quelles sont les informations importantes à conserver ?

La réponse à ces deux questions permet d'orienter un travail fructueux sur la modélisation des fonctions du système à modéliser, et toujours un compromis entre précision et temps de simulation doit être effectué.

Chapitre III

Les Circuits Convoyeurs de Courant

Introduction	40
III-1 Les circuits translinéaire	40
Introduction.....	40
III-1-1 Définition	41
III-1-2 Boucle translinéaire à diode.....	41
III-1-3 Boucle translinéaire à transistor	42
III-1-4 Boucle translinéaire mixte.....	44
a. Première boucle translinéaire mixte.....	44
b. Seconde boucle translinéaire mixte.....	46
III-1-5 Propriétés des circuits translinéaires	49
III-2 Description des cellules élémentaires	50
III-2-1 Circuits miroirs de courant en technologie bipolaire.....	50
a. Schéma de principe	50
b. Le montage de base.....	51
c. Structure à quatre transistors	51
d. Structure de Wilson.....	52
III-3 Les circuits convoyeurs de courant.....	52
Introduction.....	52
III-3-1 Convoyeurs de courant de la première génération.....	53
III-3-1-1 Structure des circuits convoyeurs de courant de la première génération CCI+	54
III-3-1-2 Structure des circuits convoyeurs de courant de la première génération CCI-	56
III-3-2 Convoyeurs de courant de la deuxième génération	56
III-3-2-1 Schéma de principe du CCII+	58
III-3-2-2 Schéma de principe du CCII-.....	59
III-3-3 Convoyeurs de courant de la troisième génération	60
III-4 Avantages des circuits convoyeurs de courant par rapport aux amplificateurs opérationnels	61
Conclusion.....	62

Introduction

Dans la plupart des circuits classiques la grandeur traitée par les composants est la tension. En travaillant au contraire sur les courants on obtient des nouveaux circuits ayant de bonnes performances, en particulier aux fréquences élevées. Ces circuits conçus à partir de la notion de boucle translinéaire ; sont nommés les circuits convoyeurs de courant.

La technique de conception des circuits analogiques "mode courant" utilise pour une grande partie la représentation symbolique des circuits convoyeurs de courant et plus particulièrement du convoyeur de courant de seconde génération (CCII). Cette représentation symbolique simple composée de trois nœuds d'entrées et de sorties a déjà permis de synthétiser un nombre important de fonctions analogiques.

Ce chapitre est divisé en deux parties, la première partie introduit la théorie des trois boucles translinéaire existante ; ensuite dans la deuxième partie nous exposerons la théorie des circuits convoyeurs de courant de première, de seconde et de troisième génération. Une comparaison générale des possibilités des circuits convoyeurs de courant et de l'amplificateur opérationnel classique sera indiquée.

III-1 Les circuits translinéaire

Introduction

Les circuits translinéaires ont été introduits au début des années 70[22]. Ces circuits permettent essentiellement d'obtenir différentes fonctions de calcul analogique (multiplieurs, diviseurs, ...etc).

La théorie relative à tous ces circuits, qui ont en commun l'utilisation d'une boucle fermée constituée par les jonctions base-émetteur de transistor bipolaire a été proposée par B. Gilbert dans les années 75[13].

En 1983, l'introduction par A. Fabre [14] d'une nouvelle boucle translinéaire mixte (comportant à la fois des transistors PNP et NPN) a permis d'élargir le champ d'application de ces circuits. Cette boucle a l'avantage de pouvoir commandée des courants bipolaire (c'est à dire positifs ou négatifs). Elle permet de réaliser de nombreuses fonctions fondamentales

dans le domaine de l'électronique analogique (circuits suiveurs de courant, circuits suiveurs de tension [8], circuits convoyeurs de courant [14], Oscillateurs [23], filtre à capacité commuté [24], ...etc).

III-1-1 Définition

Les circuits translinéaires sont équivalents à une boucle fermée, qui comportent n jonctions de type PN (n doit être paire), qui sont polarisées en direct. $n/2$ éléments sont connectés dans l'une des directions, et $n/2$ connectés dans une direction opposée à la précédente [14].

III-1-2 Boucle translinéaire à diode

La Figure (III.1) représente une boucle translinéaire qui comporte un nombre paire ($n=6$) de jonctions NP (Diode) ; toutes les diodes sont polarisées en sens direct.

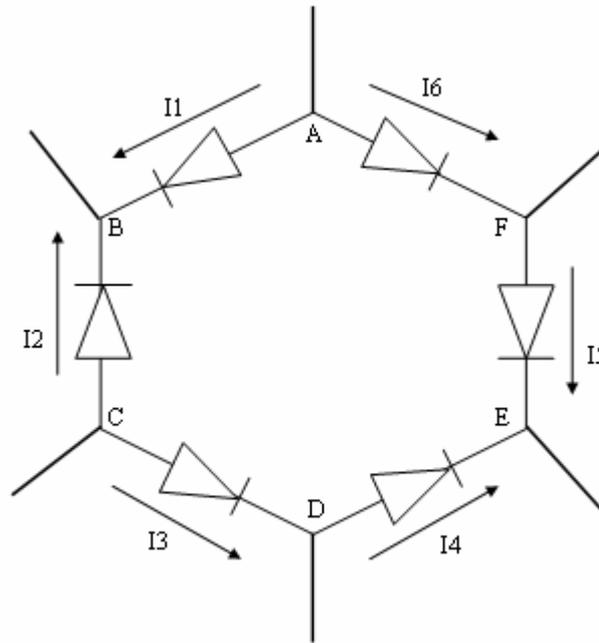


Figure III. 1: Schéma de principe de la boucle translinéaire à diode

Un sens de parcours de maille arbitraire ayant été choisi, on attribue généralement par convention les indices pairs aux jonctions parcourues par un courant direct dont le sens

coïncide avec le sens de parcours de maille. Les indices impairs sont alors réservés aux jonctions parcourues par un courant orienté en sens inverse.

En appliquons la loi des mailles, la somme de toutes les différences de potentiel V_p qui existe aux bornes des diodes de la boucle fermée est nulle :

$$\sum_{p=1}^n (-1)^p V_p = 0 \quad (\text{III.1})$$

Pour la diode à jonction, la relation qui lie la tension V_p au courant direct I_p qui traverse chaque diode lorsque $V_p > V_T$ est :

$$I_p = I_s \exp \frac{V_p}{V_T} \quad (\text{III.2})$$

Où :

I_s : Le courant inverse de saturation de la jonction ;

V_T : La tension thermique (26 mV à 300°K).

Lorsque toutes les jonctions sont supposées identiques et à la même température ; l'équation fondamentale de ce circuit se déduit des équations (III-1) et (III-2) :

$$\prod_{p=1}^{n/2} I_{2p} = \prod_{p=1}^{n/2} I_{2p-1} \quad (\text{III.3})$$

C'est la relation fondamentale de la boucle qui remarquons le, ne fait pas intervenir les courants venant de l'extérieur sur les nœuds A à F.

Cette dernière relation exprime le fait que le produit de tous les courants directs des jonctions circulant dans un sens est égal aux produits de tous les courants directs des jonctions qui circule en sens inverse.

III-1-3 Boucle translinéaire à transistor

Remplaçons maintenant les diodes par des transistors ; la boucle translinéaire étant constituée par les diodes base-émetteur des transistors Figure (III.2).

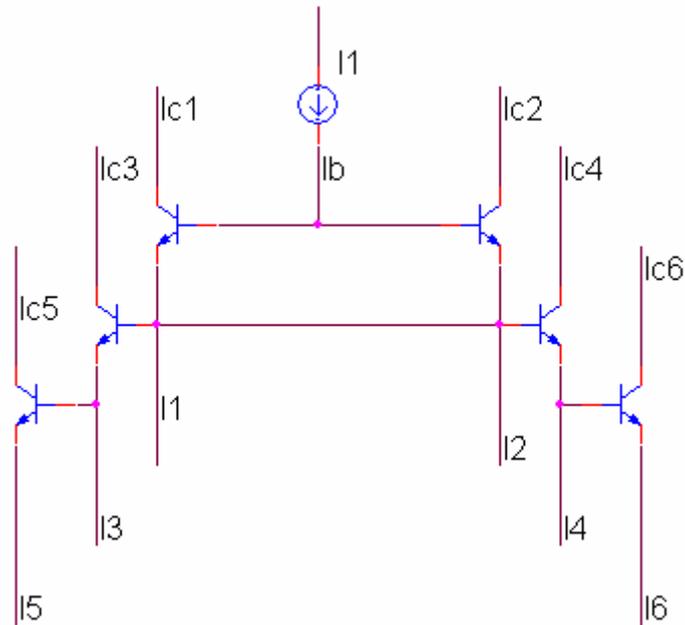


Figure III. 2: Schéma de principe de la boucle translinéaire à transistor NPN

Pour une boucle translinéaire utilisant n transistors de type NPN comme le montre la Figure (III.2) ; la somme des différences de potentielle base-émetteur, le long de la boucle fermée s’écrit de la façon suivante :

$$\sum_{p=1}^{n/2} V_{BE2p} = \sum_{p=1}^{n/2} V_{BE2p-1} \tag{III.4}$$

La relation entre le courant collecteur et la tension base-émetteur lorsque $V_{BE} \gg V_T$ et $V_{CB}=0$ s’écrit :

$$I_C = I_S \exp \frac{V_{BE}}{V_T} \tag{III.5}$$

Une relation identique à la précédente (III-3) va maintenant faire intervenir les courants collecteurs :

$$\prod_{P=1}^{n/2} I_{C2P} = \prod_{P=1}^{n/2} I_{C2P-1} \tag{III.6}$$

III-1-4 Boucle translinéaire mixte

Dans ce paragraphe, nous présenterons deux boucles translinéaires mixtes (boucle I et boucle II). Ces boucles utilisent à la fois des transistors PNP et NPN.

a. Première boucle translinéaire mixte

Cette première boucle translinéaire mixte que nous appelons boucle I est utilisée par "National Semiconductor" pour la réalisation d'un circuit suiveur de tension (circuit LH0002) [43]. Elle a ensuite été utilisée comme cellule d'entrée de certains amplificateurs de transimpédance.

Dans ce circuit la tension d'entrée est appliquée sur la base des transistors Q_1 et Q_3 . Lorsque les transistors sont supposés identiques (même surface d'émetteur, même température et $\beta \gg 1$), l'impédance d'entrée est théoriquement infinie, ce qui implique que le courant $I_{A1}(t)$ est égal à zéro. Cette boucle ne pourra donc être utilisée qu'en suiveur de tension.

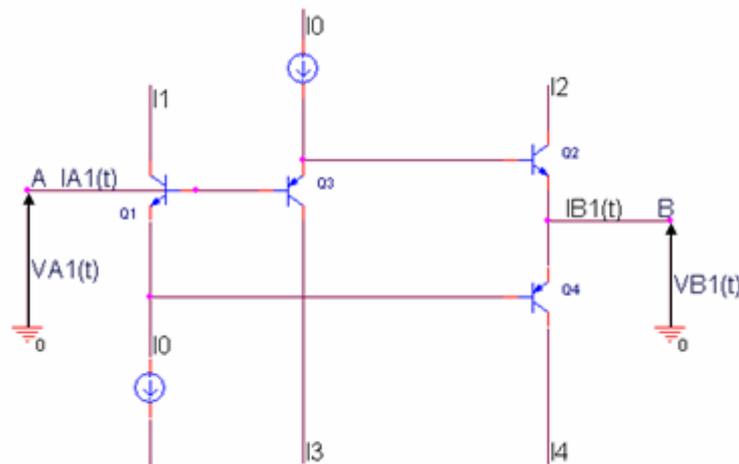


Figure III. 3: Schéma de principe de la première boucle translinéaire

La relation (III-6) appliquée à cette boucle permet d'écrire :

$$I_1 I_3 = I_2 I_4 \quad (\text{III.7})$$

Les transistors Q_2 , Q_3 étant de nature différente, les tensions d'entrées et de sortie ne peuvent être considérées égales qu'en première approximation :

$$V_{A1}(t) = V_{B1}(t) \quad (\text{III.8})$$

Deux paramètres, que nous allons déterminer, vont permettre de caractériser ce circuit à savoir sa résistance d'entrée, et sa résistance de sortie.

La résistance d'entrée est liée à la résistance de charge R_L du circuit commandé entre B1 et la masse.

Comme le courant $I_{B1}(t)$ qui parcourt la charge est égal à :

$$I_{B1}(t) = \frac{V_{B1}(t)}{R_L} \quad (\text{III.9})$$

On peut montrer que le courant $I_{A1}(t)$ prélevé par la boucle sur le circuit de commande est :

$$I_{A1}(t) = I_0 \left(\frac{1}{\beta_n} - \frac{1}{\beta_p} \right) + \frac{V_{B1}(t)}{\beta_p \beta_n R_L} \quad (\text{III.10})$$

Avec respectivement β_p et β_n sont les gains en courant statiques des transistors PNP et NPN.

La résistance d'entrée est alors donnée par :

$$R_e = \beta_p \beta_n R_L \quad (\text{III.11})$$

Les courants I_1 et I_3 de la boucle mixte sont imposés par les générateurs de polarisation I_0 .

La résistance de sortie est la résistance dynamique équivalente entre les points A1 et B1 ; elle sera donnée par :

$$R_s = R_{B1A1}(t) = \frac{dV_{B1A1}(t)}{dI_{B1A1}(t)} \quad (\text{III.12})$$

D'après la relation (III-5), on déduit que :

$$I_2 = I_{c2} = I_{s2} \exp \frac{V_{BE2}}{V_T} \quad (\text{III.13})$$

$$I_3 = I_{c3} = I_{s3} \exp \frac{V_{BE3}}{V_T} \quad (\text{III.14})$$

I_{s2} et I_{s3} étant respectivement les courants de saturation inverse des jonctions base émetteur des transistors Q_1 et Q_3 . Les expressions (III.13) et (III.14) conduisent (en supposant $I_{b1}(t) \ll I_0$) à :

$$V_{B1A1}(t) = V_T \left(\log \alpha + \frac{I_B(t)}{2I_0} \right) \quad (\text{III.15})$$

α : étant une constante positive, elle est égale à I_{s3} et I_{s2} .

L'équation (III.12) permet alors d'obtenir la résistance de sortie :

$$R_s = R_{B1A1} = \frac{V_T}{2I_0} \quad (\text{III.16})$$

b. Seconde boucle translinéaire mixte

La Figure (III.4) représente une boucle translinéaire mixte que nous appellerons boucle II. Elle comprend 4 transistors ; 2 transistors de type NPN Q_1 , Q_2 et 2 transistors de type PNP Q_3 , Q_4 . Lorsque toutes les conditions nécessaires aux circuits translinéaires sont supposées satisfaites pour les quatres transistors et que tous les transistors sont supposés identiques ; les équations qui caractérisent cette boucle sont alors :

$$V_A(t) = V_B(t) \quad (\text{III.17})$$

$$I_1 I_3 = I_2 I_4 \quad (\text{III.18})$$

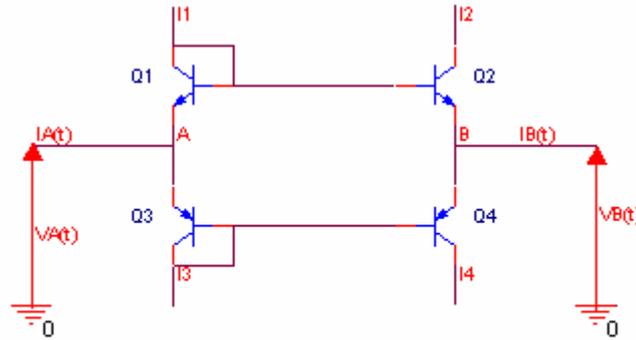


Figure III. 4: Schéma de principe de la seconde boucle translinéaire

Ce circuit étant polarisé en courant, il est donc nécessaire que les courants I_1 , I_2 , I_3 , I_4 soient strictement positifs de façon à ce que les jonctions base-émetteur de la boucle mixte soient toutes polarisées en direct.

Deux relations supplémentaires peuvent être écrites aux nœuds A et B, lorsque les gains en courant β des transistors sont supposés grand devant l'unité :

$$I_3 = I_1 + I_A(t) \quad (\text{III.19})$$

$$I_4 = I_2 + I_B(t) \quad (\text{III.20})$$

Il en résulte que les courants $I_A(t)$ et $I_B(t)$ peuvent être positifs ou nuls. Tout l'intérêt de cette boucle réside alors dans le fait que seulement deux des courants (I_1 , I_2 , I_3 , I_4) peuvent être facilement imposés par des sources de courant continues pour permettre la polarisation de la boucle.

Les courants $I_A(t)$ et $I_B(t)$ constituent alors les variables d'entrée ou de sortie de tout circuit actif utilisant cette boucle.

D'autre part, l'égalité des courants I_1 et I_2 ou celle de I_3 et I_4 (ces égalités pouvant être imposées par des circuits annexes) entraîne également l'égalité des tensions $V_A(t)$ et $V_B(t)$ ce qui montre que le circuit permet alors de réaliser une masse virtuelle sans faire appel à la contre réaction.

Lorsque la boucle est utilisée en suiveur de tension et que les courants I_1 et I_3 sont égaux au courant de polarisation I_0 , la résistance d'entrée peut être alors déterminée à partir de l'expression des courants $I_2(t)$ et $I_4(t)$. D'autre part en supposant l'amplitude de $I_B(t)$ est petite devant I_0 , les courants $I_2(t)$ et $I_4(t)$ sont donnés par [14]:

$$I_2(t) = I_0 - \frac{1}{2}I_B(t) \quad (\text{III.21})$$

$$I_4(t) = I_0 + \frac{1}{2}I_B(t) \quad (\text{III.22})$$

Les expressions des courants de collecteur des transistors Q_1 et Q_3 sont :

$$I_{C1}(t) = I_0 + \frac{I_2(t)}{\beta_N} \quad (\text{III.23})$$

$$I_{C3}(t) = I_0 - \frac{I_4(t)}{\beta_P} \quad (\text{III.24})$$

Ces courants permettent de déterminer $I_A(t)$ puisque $I_A(t) \cong I_{C3} - I_{C1}$:

$$I_A(t) = \frac{V_A(t)}{2R_L} \left(\frac{1}{\beta_P} - \frac{1}{\beta_N} \right) - I_0 \left(\frac{1}{\beta_N} - \frac{1}{\beta_P} \right) \quad (\text{III.25})$$

La tension de sortie $V_B(t)$ est alors dans le cas d'une résistance de charge R_L :

$$V_B(t) = V_A(t) = -R_L I_B(t) \quad (\text{III.26})$$

Ce qui permet alors de déterminer la résistance d'entrée de cette boucle :

$$R_e = 2R_L \frac{\beta_P \beta_N}{\beta_P + \beta_N} \quad (\text{III.26})$$

Cette valeur est plus faible que celle obtenue par la boucle I (Equation III. 11)

La résistance de sortie R_s est par contre du même ordre de grandeur que celle de la boucle précédente :

$$R_s = \frac{dV_{BA}(t)}{dI_B(t)} = \frac{V_T}{2I_0} \quad (\text{III.27})$$

III-1-5 Propriétés des circuits translinéaires

La principale propriété résulte de l'équation (III.6) dans laquelle la température n'intervient pas. Les circuits translinéaires seront donc peu sensibles aux variations thermiques.

Leur utilisation pour la réalisation de circuits actifs de type convoyeurs de courant permettra d'éliminer les composants passifs. Ceci s'avérera uniquement nécessaire à la réalisation des sources de courant de polarisation. Cette propriété est relativement importante car elle montre que la surface de silicium nécessaire à la réalisation d'un circuit convoyeur de courant, sera plus faible que celle d'un circuit classique de type amplificateur opérationnel.

L'équation (III.6) qui s'exprime uniquement en fonction des courants collecteurs montre que les circuits translinéaires sont bien adaptés à la réalisation de fonctions électroniques opérant en mode courant.

Par ailleurs, ils conduisent à plusieurs cellules élémentaires qu'il sera possible de combiner afin de réaliser un nombre important de fonction électronique plus complexe.

Contrairement aux amplificateurs opérationnels, les circuits actifs obtenus à partir de ces cellules élémentaires ne nécessitent pas de capacité de compensation de fréquence.

III-2 Description des cellules élémentaires

Dans ce paragraphe, nous présentons les éléments de base à savoir les miroirs de courant, que nous allons rencontrer dans notre application.

III-2-1 Circuits miroirs de courant en technologie bipolaire

Le circuit miroir de courant est largement utilisé en électronique. Un miroir de courant est réalisable à partir de deux transistors de même nature (NPN ou PNP) [25,26].

a. Schéma de principe

Un miroir de courant permet de recopier un courant d'entrée I_e en un courant de sortie I_s affectée d'un facteur de pondération K .

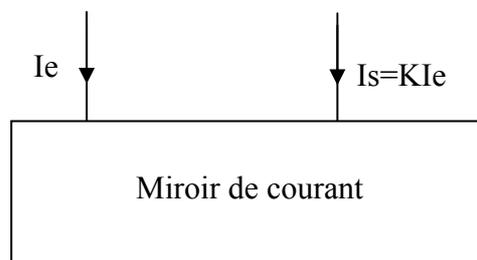


Figure III. 5: Le schéma de principe d'un miroir de courant

I_e : courant d'entrée ;

I_s : courant de sortie.

b. Le montage de base

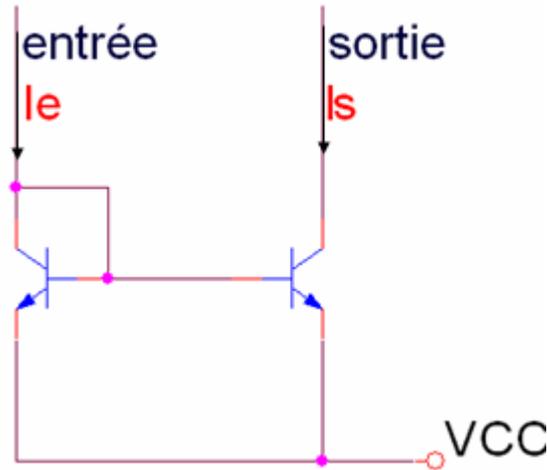


Figure III. 6: Miroir de courant simple

En supposant en statique que les gains en courants des transistors sont suffisamment grands devant l'unité, le gain du miroir s'écrit :

$$\frac{I_s}{I_e} = 1 - \frac{2}{\beta + 2} \cong 1 - \frac{2}{\beta} \tag{III.28}$$

β ($\beta \gg 1$) étant le gain en courant statique base-collecteur des deux transistors .

c. Structure à quatre transistors

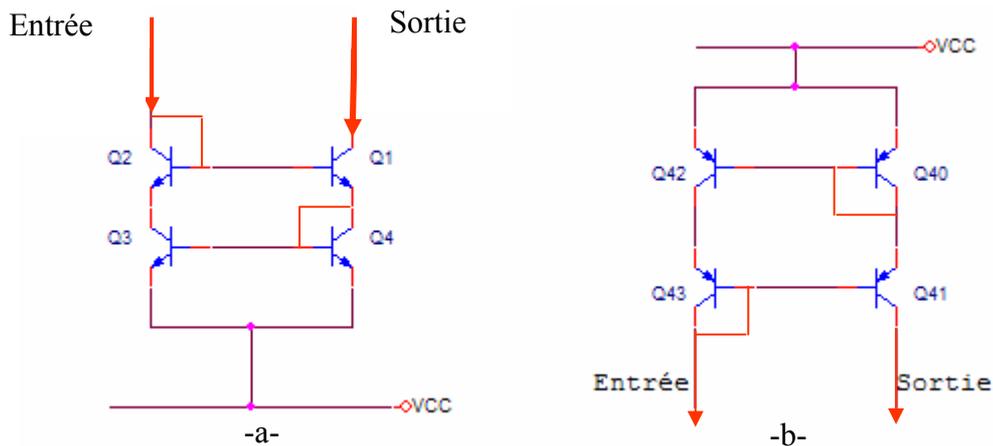


Figure III. 7: Circuits miroirs de courant

a-Miroir de courant positif

b-Miroir de courant négatif

L'expression du gain en courant est donné comme suit :

$$\frac{I_s}{I_e} = 1 - \frac{2}{\beta^2} \quad (\text{III.29})$$

Lorsque un miroir de courant est réalisé à partir de transistor NPN, ce miroir de courant est dit miroir positif (miroir N). Dans le cas des transistors PNP, le miroir de courant est dit négatif (miroir P).

d. Structure de Wilson

La structure de Wilson est un miroir de courant à trois transistors, Figure (III.8). Elle a été proposée par G. R. Wilson [25].

La fonction de transfert en courant de cette structure est donnée par :

$$G = 1 - \frac{2}{\beta^2 + 2\beta + 2} \approx 1 - \frac{2}{\beta^2} \quad (\text{III.31})$$

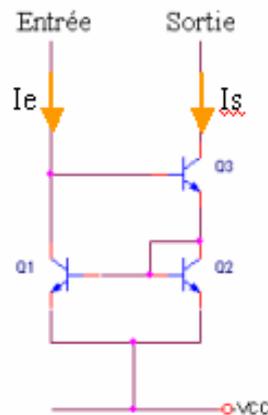


Figure III. 8: Miroir de courant, structure de Wilson

III-3 Les circuits convoyeurs de courant

Introduction

Les circuits convoyeurs de courant sont parmi les composants actifs de base les plus utilisés pour réaliser des circuits analogiques fonctionnant en mode courant. Ils ont été utilisés pour mettre en œuvre des convertisseurs d'impédance, des résistances négatives, des

gyrateurs flottants [27], des filtres à capacité commuté (SC)[24], des amplificateurs, des amplificateurs de transimpédance ...etc. Ces circuits alors bénéficient de bonnes performances fréquentielles et ne sont pas limités par un produit gain-bande passante constant comme c'est le cas pour les circuits réalisés à partir d'amplificateurs opérationnels classiques.

Un circuit convoyeur de courant -quelle que soit sa génération- est un circuit actif qui comporte essentiellement trois ports d'entrées-sorties, noté X, Y, Z, comme le montre la Figure (III.9).

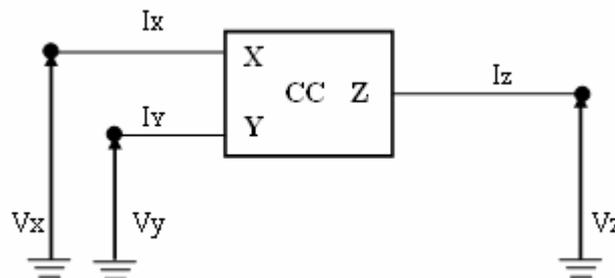


Figure III. 9: Représentation symbolique du circuit convoyeur de courant

III-3-1 Convoyeurs de courant de la première génération

Le circuit convoyeur de courant de la première génération a été introduit par Sedra et Smith en 1968 [28-30].

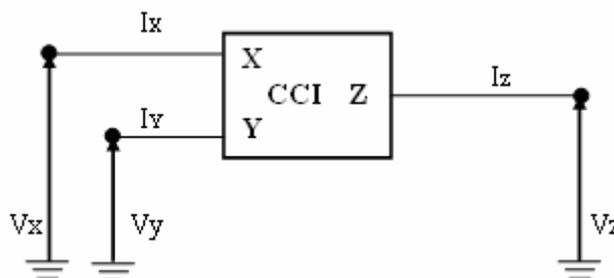


Figure III. 10: Représentation symbolique de la première génération du circuit convoyeur de courant

Les différentes relations qui peuvent exister entre les courants et les tensions d'entrées-sorties sont décrites par l'équation matricielle suivante :

$$\begin{bmatrix} i_x \\ V_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix} * \begin{bmatrix} V_y \\ i_y \\ V_z \end{bmatrix} \quad (\text{III.32})$$

III-3-1-1 Structure des circuits convoyeurs de courant de la première génération CCI+

Le circuit suiveur de courant est largement utilisé dans les systèmes travaillant en mode courant. C'est le circuit le plus dual du suiveur de tension. Si ce dernier doit posséder une impédance d'entrée infinie, le suiveur de courant idéal devra posséder une impédance d'entrée nulle.

Dans le cas d'un CCI+ avec un transfert de courant égal à l'unité, les relations deviennent d'après l'équation (III.32).

$$I_x = I_y = I_z \quad (\text{III.33})$$

$$V_x(t) = V_y(t) \quad (\text{III.34})$$

Schéma de principe de CCI translinéaire

Le schéma de principe du CCI+ translinéaire, réalisé à partir des mêmes cellules élémentaires précédentes est représenté sur la Figure (III.11).

Les courants I_1 et I_2 de même que I_3 et I_4 sont à chaque instant identiques et les tensions $V_x(t)$ et $V_y(t)$ sont parfaitement égales. La résistance qui apparaît entre les points X et Y est donc très faible (généralement de l'ordre de 1 Ohm).

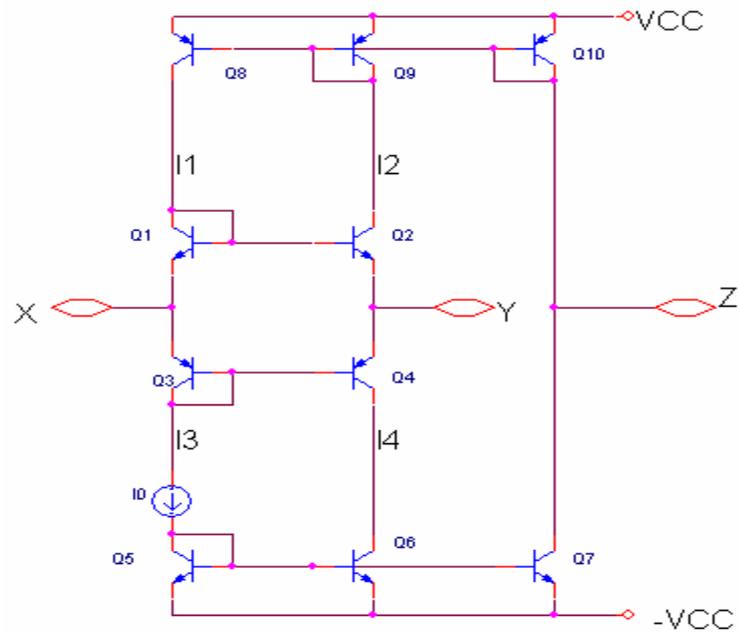


Figure III. 11: Schéma de principe de CCI translinéaire

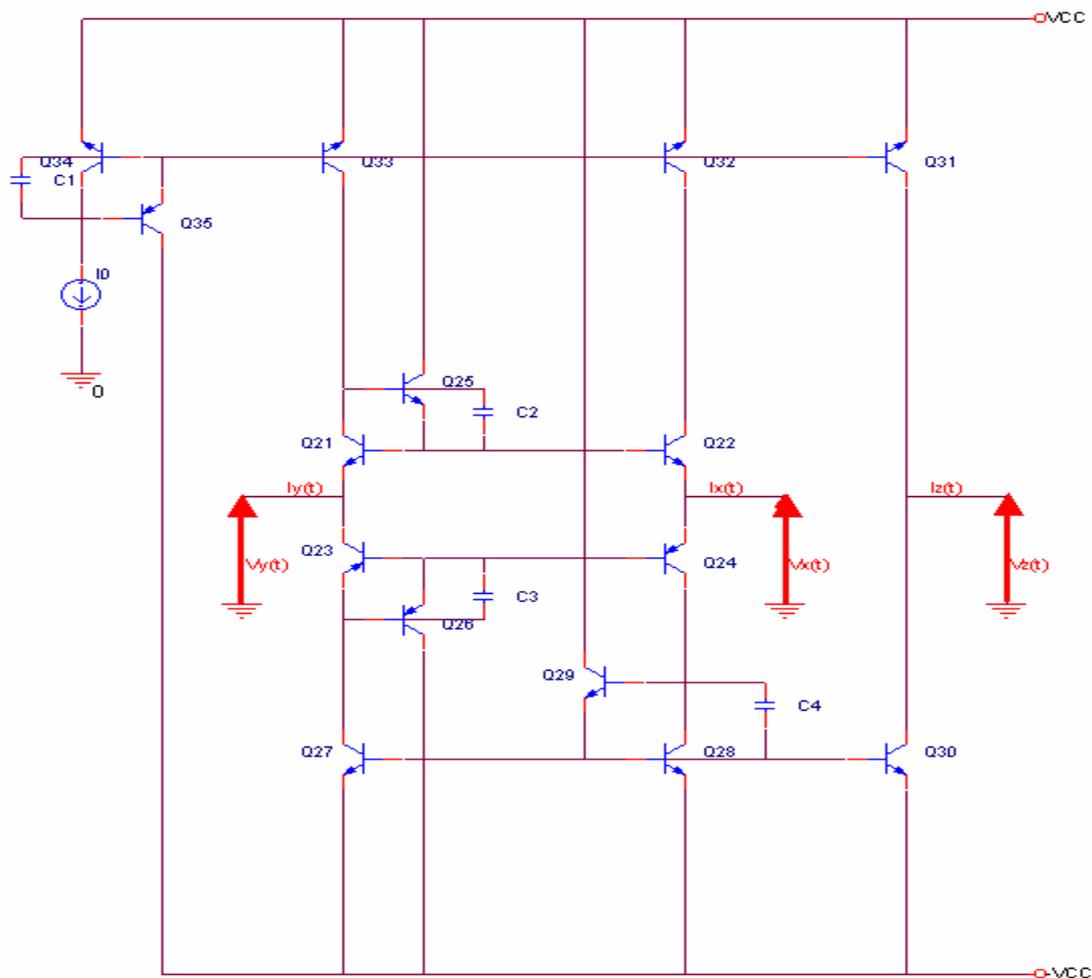


Figure III. 12: Circuit convoyeur de courant CCI+

III-3-1-2 Structure des circuits convoyeurs de courant de la première génération CCI-

Un CCI- est caractérisé entre les différents courants par la relation suivante:

$$I_x = -I_y = -I_z \quad (\text{III.35})$$

Cette inversion s'obtiendra, très simplement à partir du circuit de la Figure (III-12) en ajoutant deux miroirs de courant supplémentaire Figure (III.13).

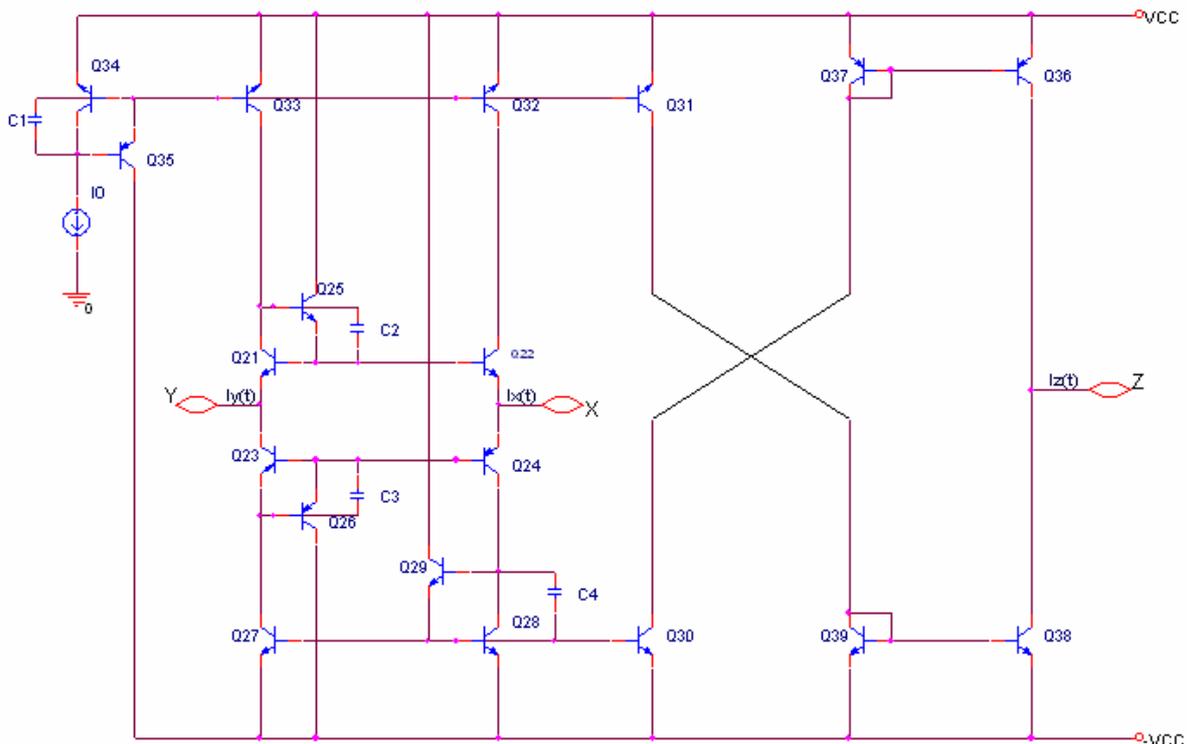


Figure III. 13: Circuit convoyeur de courant CCI-

III-3-2 Convoyeurs de courant de la deuxième génération

Pour plusieurs applications la haute impédance d'entrée est préférable, pour cette raison, la seconde génération a été développée [31-33]. Elle a une haute impédance sur l'une des entrées et l'autres entrées seront en faible impédance, au contraire des circuits convoyeurs de courant de la première génération qui ont les deux entrées en faible impédance.

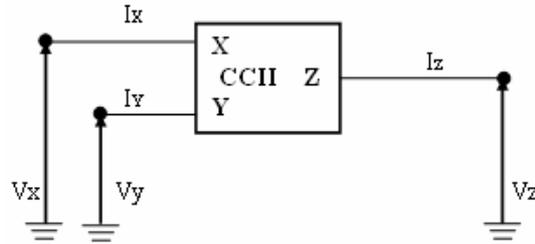


Figure III. 14: Représentation symbolique de la seconde génération du circuit convoyeur de courant

Le convoyeur de courant de seconde génération qui a été introduit par Smith et Sedra [1] possède 3 ports d'accès X, Y et Z. Le port Y est une entrée en tension ($I_Y=0$).

- La propriété du nœud X est de recopier sur son nœud la tension appliquée en Y ($V_Y = V_X$). Cette propriété entre les nœuds X et Y correspond à la fonctionnalité d'un suiveur de tension idéal (impédance d'entrée infinie en Y et impédance de sortie nulle en X).
- Le nœud X est aussi une entrée/sortie pour un courant (I_X sur la Figure (III.14)). Dans tous les cas, que le courant I_X soit une entrée en courant ou un courant de sortie issu de la connexion d'une charge en X, le nœud Z produit un courant égal à I_X (au signe près). Ce nœud Z correspond à la sortie d'un générateur de courant de valeur $I_Z = \alpha I_X$:

- ✓ Pour $\alpha = +1$, le CCII est un convoyeur de type positif et noté CCII⁺ ;
- ✓ Pour $\alpha = -1$, le CCII est un convoyeur de type négatif et noté CCII⁻.

La matrice représentative des circuits convoyeurs de courant de la seconde génération suivante résume le comportement électrique des nœuds X, Y et Z du CCII idéal :

$$\begin{bmatrix} iy \\ Vx \\ iz \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & 0 & 1 \end{bmatrix} * \begin{bmatrix} Vy \\ Vx \\ ix \end{bmatrix} \quad (\text{III.36})$$

Dans la seconde génération des convoyeurs de courant on trouve deux types de circuits :

1. Convoyeur de courant positif CCII+ : Les courants I_x et I_z ayant la même direction comme dans les miroirs de courant ;
2. Convoyeurs de courant négatif CCII- : Les courants I_x et I_z sont opposés en direction comme les buffers de courant.

III-3-2-1 Schéma de principe du CCII+

La Figure (III.15) représente le schéma électrique du circuit convoyeur de courant de seconde génération à base de la boucle translinéaire.

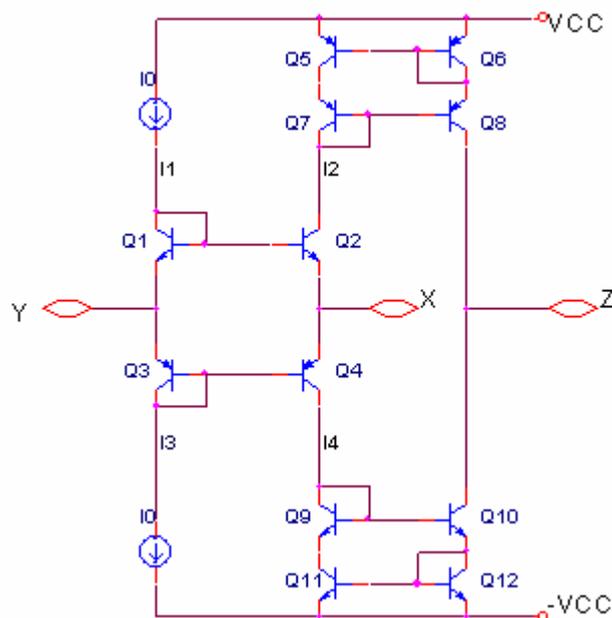


Figure III. 15: Schéma de principe du CCII+

Les relations à satisfaire dans le cas du circuit CCII+ à transfert en courant égale à l'unité, déduite de l'équation matricielle (III.36), sont :

$$I_y(t)=0 \quad \text{(III.37)}$$

$$V_x(t)=V_y(t) \quad \text{(III.38)}$$

$$I_x(t)=I_z(t) \quad \text{(III.39)}$$

Il utilise une boucle translinéaire mixte à quatre transistors et des miroirs de courant NPN et PNP comportant quatre transistors chacun. La boucle translinéaire constituée par les transistors Q1 à Q4 réalise la cellule d'entrée qui se comporte comme un suiveur de tension. Le courant qui circule sur la voie X est recopié sur la voie Z à l'aide des miroirs de sortie NPN (Q9-Q12) et PNP (Q17-Q20). Le choix du type de miroir de courant dépend de l'utilisation du circuit.

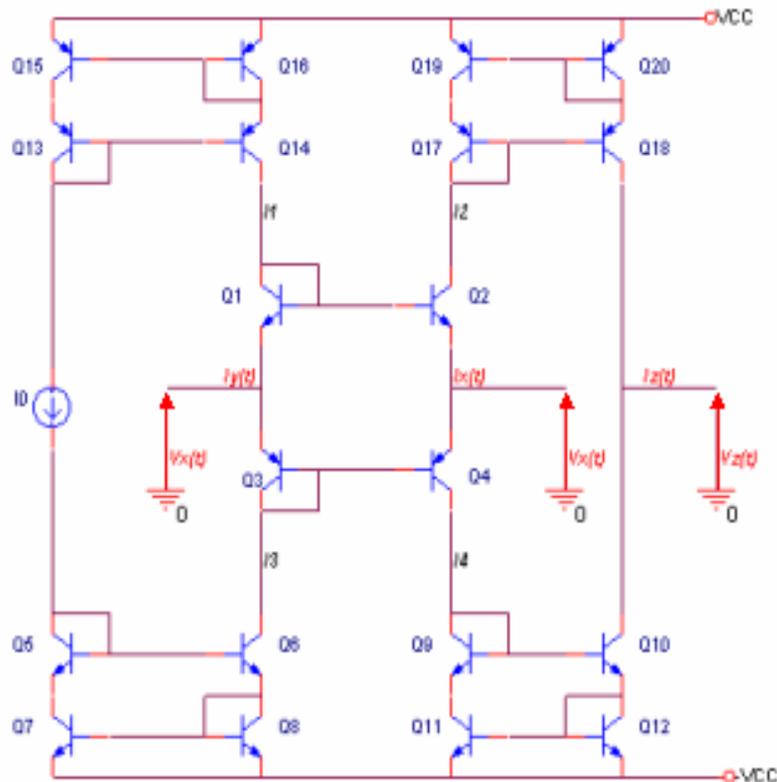


Figure III. 16: Schéma électrique du convoyeur de courant CCII+

III-3-2-2 Schéma de principe du CCII-

Un CCII- est obtenu lorsque les relations (III-37) et (III-38) restent par ailleurs identiques, le sens de courant sur la voie Z est inversé (c'est à dire $I_z(t) = -I_x(t)$), ainsi le même principe que celui qui a permis d'obtenir le circuit CCI- à partir de CCI+ peut être utilisé, Figure (III.17).

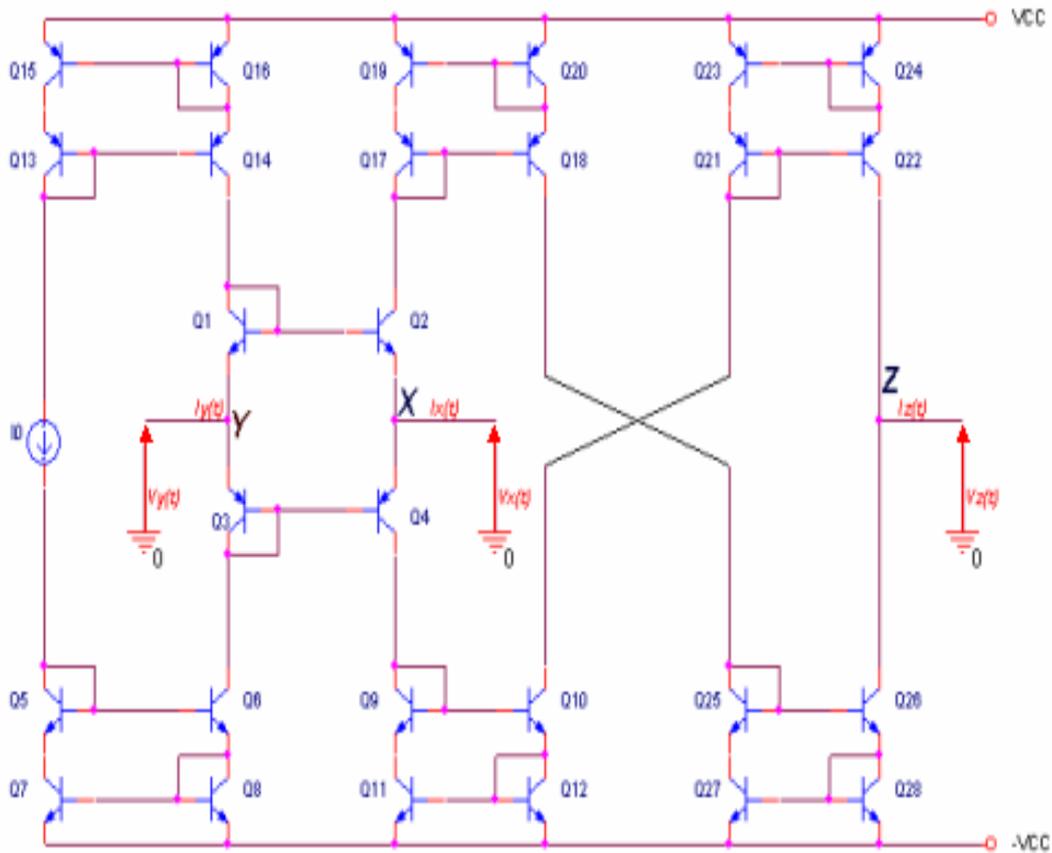


Figure III. 17: Schéma électrique du CCII-

III-3-3 Convoyeurs de courant de la troisième génération

Une autre génération des circuits convoyeurs de courant qui a été proposée par A. Fabre en 1995 [6,34], est les circuits convoyeurs de courant de la troisième génération.

La matrice représentative de cette troisième génération est définie par l'équation (III.40) :

$$\begin{bmatrix} i_y \\ V_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & -1 & 0 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix} * \begin{bmatrix} V_y \\ i_x \\ V_z \end{bmatrix} \tag{III.40}$$

Le fonctionnement des circuits CCIII est similaire à la première génération, avec une exception, que les courants passant dans les ports X et Y sont opposés.

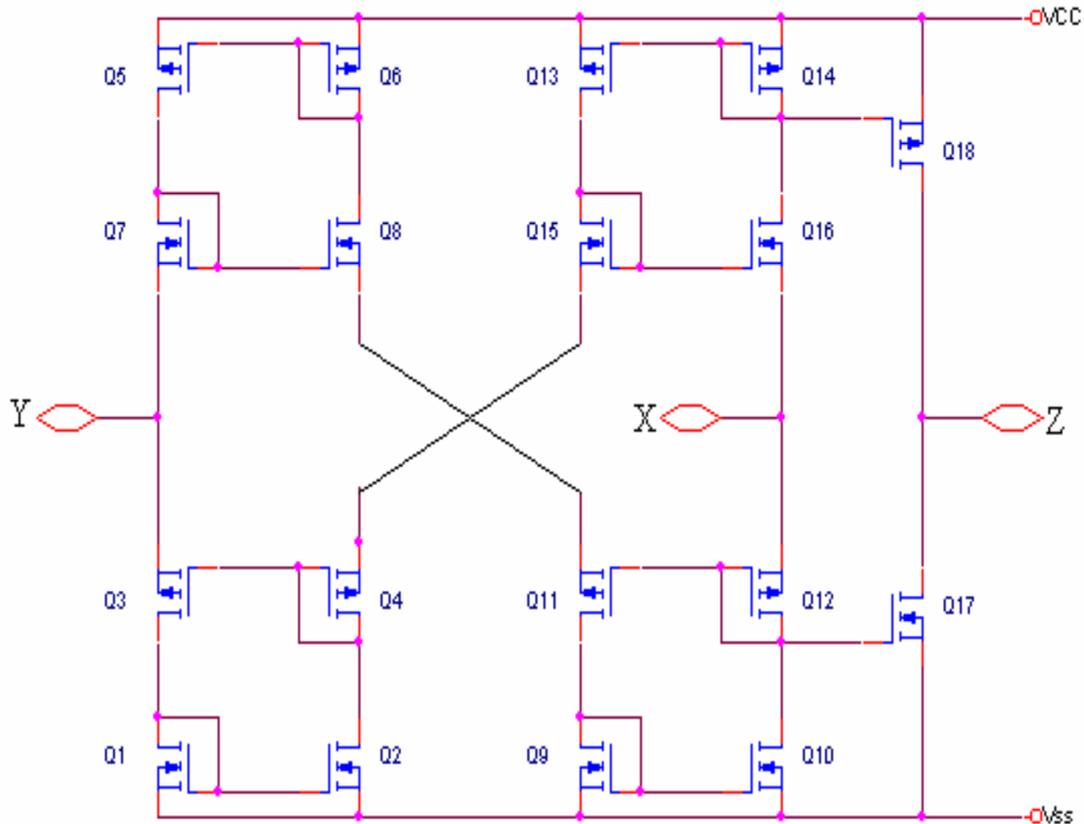


Figure III. 18: Circuit convoyeur de courant de la troisième génération, implémentée en technologie CMOS

III-4 Avantages des circuits convoyeurs de courant par rapport aux amplificateurs opérationnels

Des différences fondamentales existent entre ces deux circuits actifs :

- ✓ Les amplificateurs opérationnels "AOP" ont un gain théoriquement infini en boucle ouverte. Dans la pratique, il en est ainsi seulement en basse fréquence (Gain de l'ordre de 10^5 pour le continu). A partir d'une fréquence de l'ordre d'une dizaine de Hertz pour les "AOP" classiques ou de l'ordre de dix à cent KHz pour les "AOP" rapides, la réponse en fréquence en boucle ouverte chute de 20 dB par décade conduisant au voisinage de 100 MHz à un gain en boucle ouverte de l'ordre de la dizaine. Bien avant

ces fréquences, les faibles valeurs du gain engendrent des sensibilités élevées limitant les circuits de filtrages à AOP.

- ✓ Par ailleurs, l'impédance de sortie de l'amplificateur opérationnel utilisé en boucle fermé variera fortement en fonction de la fréquence. Ce qui, constituera dans le cas d'un circuit de filtrage un handicap supplémentaire.
- ✓ Les circuits convoyeurs de courant sont quant à eux des circuits possédant un gain égal à l'unité et fonctionnant en boucle ouverte. Notons cependant que des gains en courant supérieur à l'unité sont facilement réalisables par mise en parallèle de plusieurs sorties identiques. Leur réponse en fréquence est très précise sur une plage de fréquence très étendue.
- ✓ Ajoutons aussi que les circuits convoyeurs de courant de seconde et de première génération grâce à leur architecture simple (Figure (III.11) et Figure (III.15)) et au fait qu'ils n'aient pas besoin de circuit de compensation pour assurer la stabilité, ne nécessiteront qu'une petite surface de silicium.

Conclusion

A travers cette étude nous avons mis en évidence les propriétés des circuits translinéaires, et comparé leur performance par rapport aux circuits actifs classiques basée sur l'amplificateur opérationnel ; ces circuits vont être utilisés pour la conception des circuits convoyeurs de courant.

Chapitre IV

Conception d'un Macromodèle Comportementale: Circuit Convoyeur de Courant CCII+

Introduction	63
IV-1 La structure du CCII+	64
IV-2 Résultats de simulation du CCII+	64
IV-3 Exemples d'application des circuits convoyeurs de courant	69
IV-3-1 Circuit amplificateur en mode courant	69
IV-3-2 Amplificateur de type CAG	70
IV-3-3 Convertisseur à impédance négative	72
IV-3-4 Circuit de filtrage à gyrateur	72
IV-3-4-1 Gyrateur	73
IV-3-4-2 Circuit de simulation d'impédance	74
IV-4 Schéma synoptique du macromodèle	78
Introduction	78
IV-5 Conception du macromodèle	79
IV-6 Détermination de la valeur des éléments	80
IV-7 Comparaison des réponses du CCII+ à celles du macromodèle	83
IV-8 Temps de simulation	87
Conclusion	88

Introduction

Les différents circuits actifs contenus dans les bibliothèques relatives aux simulateurs électriques de type PSPICE sont généralement représentés sous forme de macromodèles. Ces circuits sont à base de composants élémentaires tels que les éléments passifs et les sources contrôlées essentiellement. Ils permettent ainsi de réduire le temps de calcul lors des différentes simulations.

Un macromodèle sera d'autant plus représentatif du comportement réel du circuit associé que le nombre de paramètres pris en compte pour la réalisation du modèle sera important. Ainsi suivant le cas : la réponse du modèle pourra être correcte sur une partie plus ou moins grande de la plage de fréquence ; celui ci pourra être valable pour une étendue plus ou moins importante des tensions de polarisations ; les non linéarités du composant initial auront ou non été considérées, tout comme les effets thermiques et le bruit. Ces modèles sont plus ou moins représentatifs de l'ensemble des caractéristiques de cette fonction, mais sont rapides en simulation. Cependant, chaque modèle est validé par comparaison des résultats de simulation et ceux expérimentaux présentés par les constructeurs.

Dans ce chapitre, nous présentons la conception du circuit convoyeur de courant à boucle translinéaire de seconde génération positif qui est implémenté en technologie bipolaire, la réponse du circuit au niveau transistor à quelque signaux d'entrée est donnée. Nous développons aussi dans cette partie, un ensemble d'applications : circuit amplificateur en mode courant, amplificateur de type CAG, circuit de filtrage....

Ensuite nous développons, un macromodèle associé au circuit CCII+ au niveau transistor.

Les résultats de simulation obtenus à partir du macromodèle seront comparés aux résultats obtenus pour le circuit au niveau transistor. Ces simulations nous permettent de valider le macromodèle.

IV-1 La structure du CCII+

Le circuit retenu pour l'étude est un convoyeur de courant de seconde génération CCII+ à boucle translinéaire mixte représenté en Figure (IV.1).

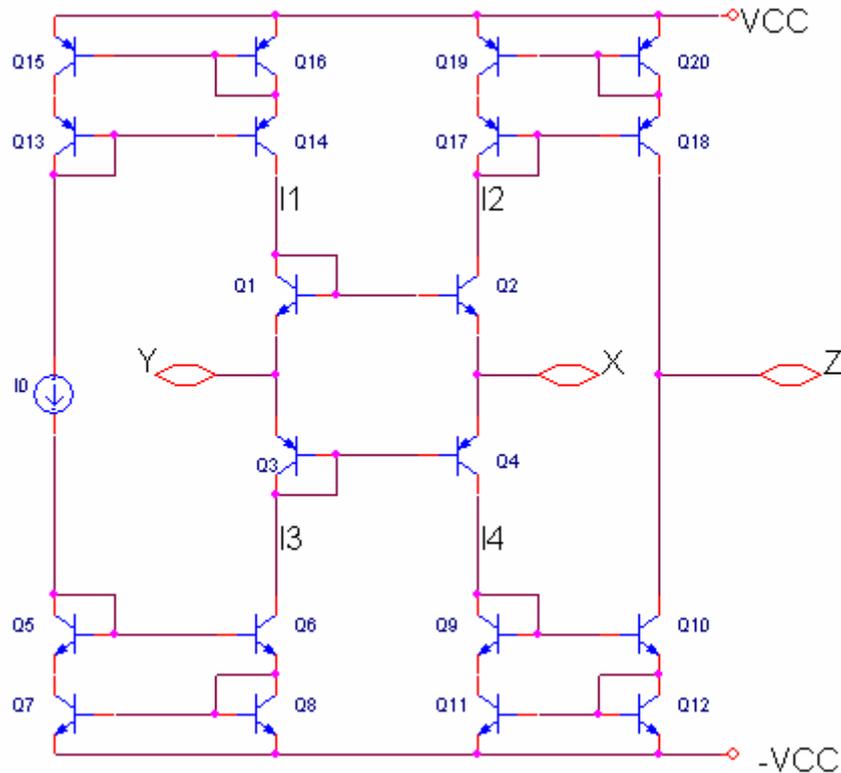


Figure IV. 1: Schéma électrique du circuit convoyeur de courant CCII+[14]

Le circuit de la Figure (IV.1) est constitué de quatre miroirs de courant en plus d'une boucle translinéaire. Les transistors (Q5→Q8) et (Q13→Q16) permettent la polarisation de la boucle translinéaire, les transistors (Q9→Q12) et (Q17→Q20) permettent de transférer le courant I_x vers le port Z.

IV-2 Résultats de simulation du CCII+

Nous avons fait appel lors de nos simulations au logiciel PSPICE et nous avons tracé le gain en courant en Figure (IV.2), la phase en Figure (IV.3), le gain en tension en Figure (IV.4), la réponse en régime transitoire en tension Figure (IV.6).

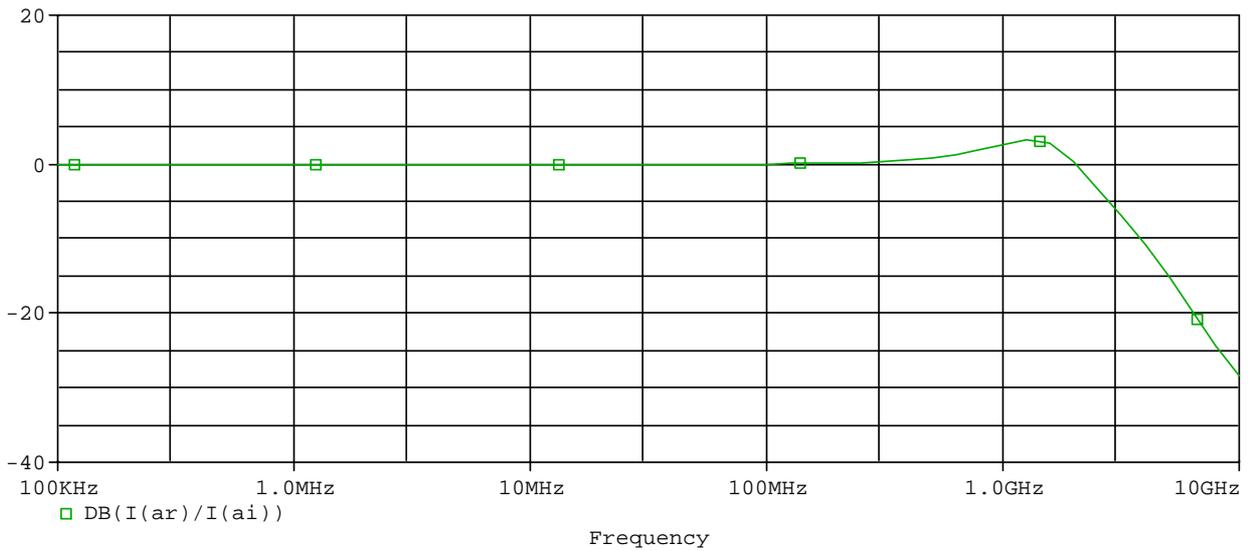


Figure IV. 2: Variation du gain en courant en fonction de la fréquence

Le graphe de la Figure (IV.3) montre la variation du déphasage entre le courant I_x et I_z en fonction de la fréquence.

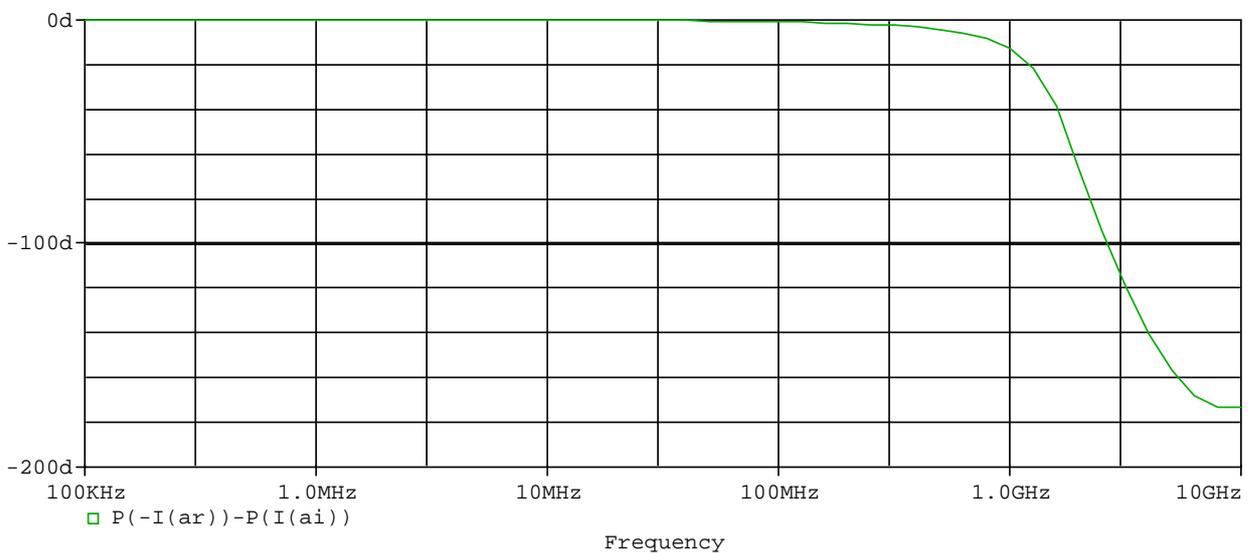


Figure IV. 3: Variation de la phase en fonction de la fréquence

L'allure du gain en tension en fonction de la fréquence est donnée en Figure (IV.4).

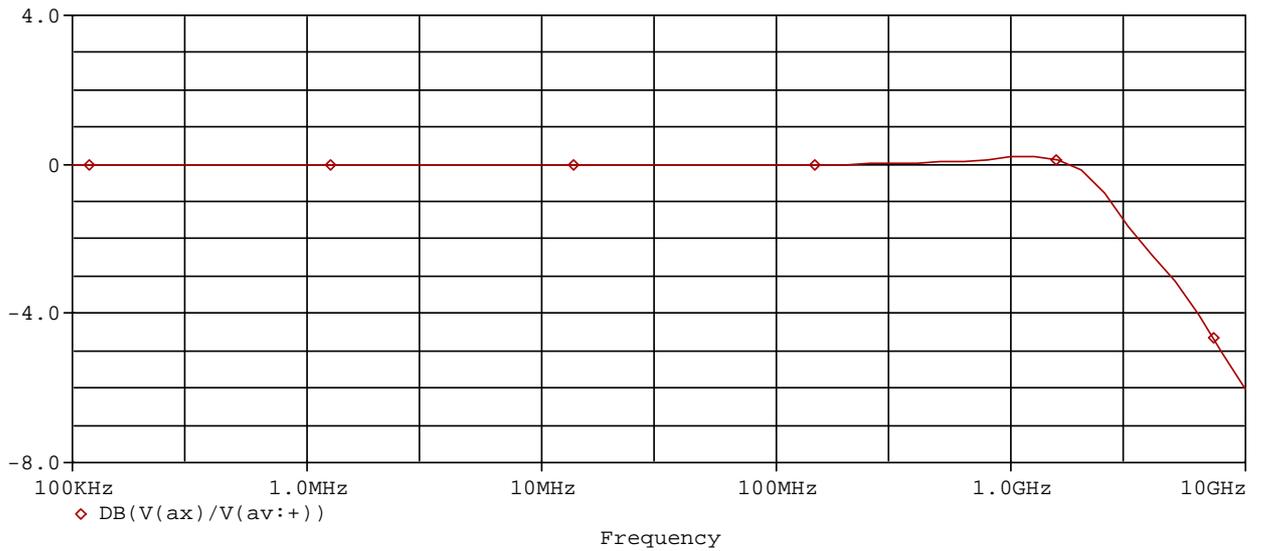


Figure IV. 4: Variation du gain en tension en fonction de la fréquence

L'étude transitoire de la Figure (IV.5) nous a permis d'analyser la réponse à un signal carré de fréquence 100MHz.

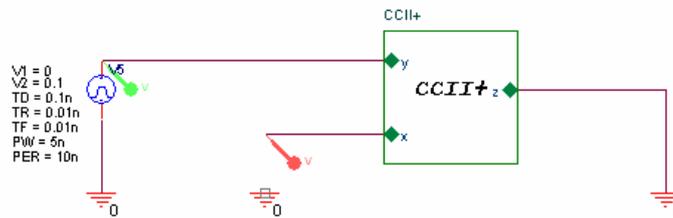


Figure IV. 5: Analyse transitoire

Le résultat de la réponse transitoire est donné en Figure (IV.6).

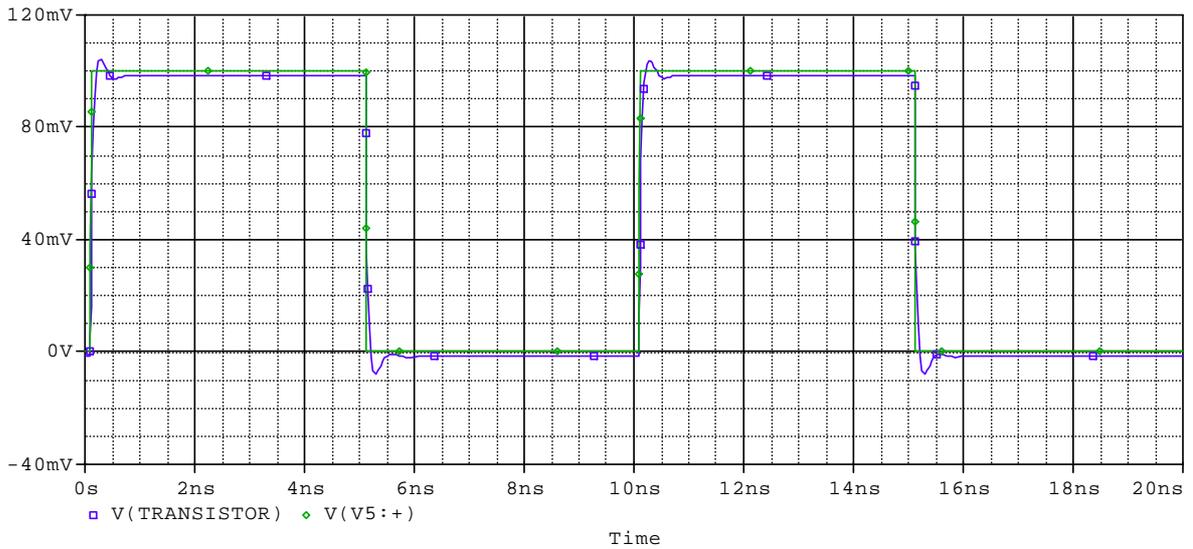


Figure IV. 6: Réponse transitoire à un signal carré CCII+, sortie x à circuit ouvert

La Figure (IV.7) représente la variation des courants I_x , I_z qui traverse les ports X, Y respectivement en fonction du courant I_x .

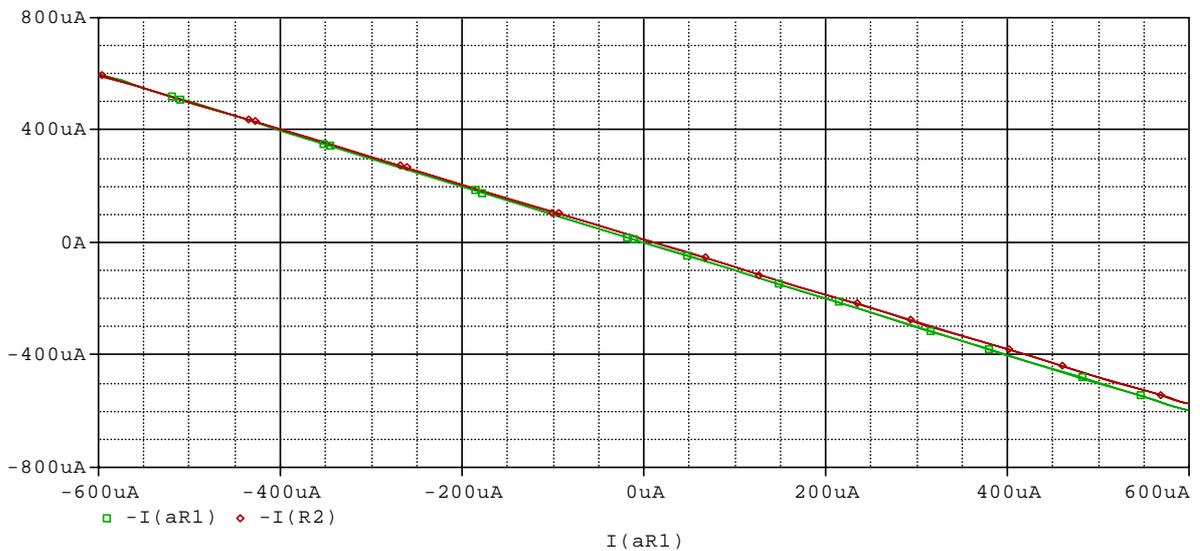


Figure IV. 7: I_x , I_z en fonction de I_x

L'erreur en courant a été simulé par le chargement des ports X et Z par des résistances de valeur $10K\Omega$, et l'application d'une source de tension sur la voie Y [7] comme le montre la Figure (IV.8).

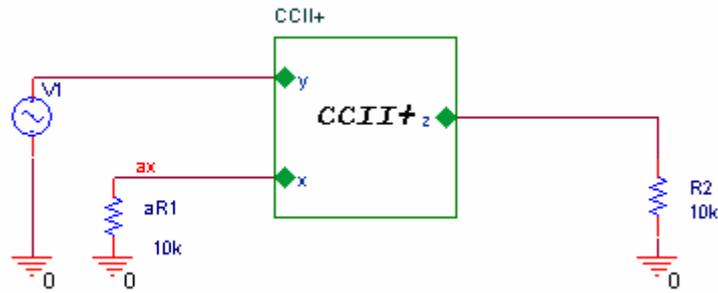


Figure IV. 8: Circuit de simulation

Le résultat de simulation de l'erreur ($I_x - I_z$) est montré sur la Figure (IV.9).

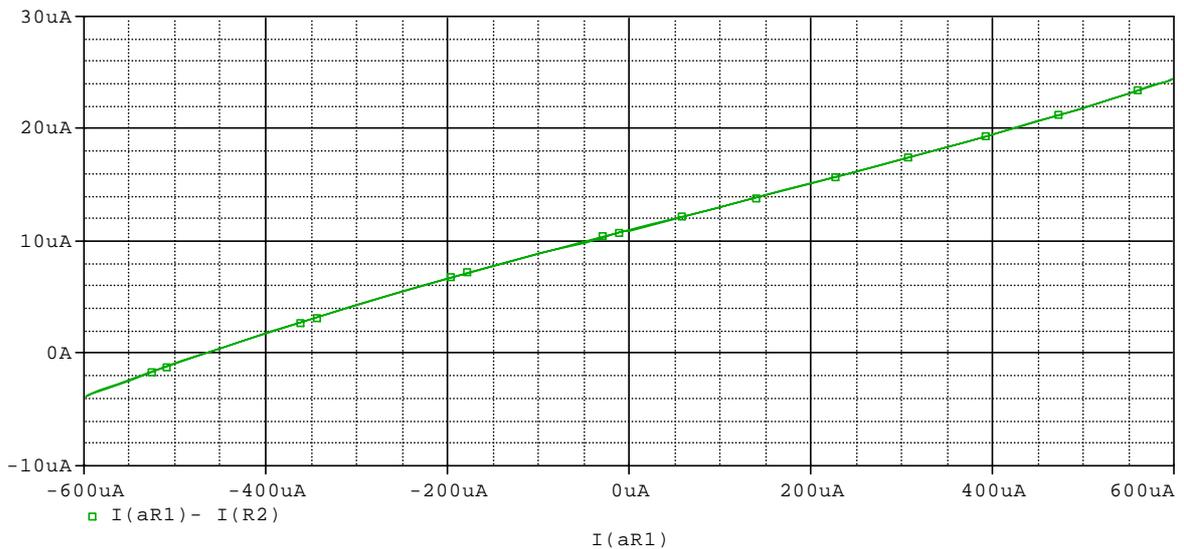


Figure IV. 9: $I_x - I_z$ en fonction de I_X

Le Tableau (IV.1) résume quelques paramètres simulés :

Paramètre	Valeur
Gain en tension (<i>voie X</i>)	0.999
Bande passante à -3 dB (<i>voie X</i>) GHz	2.10483
Gain en courant	1.00053
Bande passante à -3 dB pour (I_z/I_x) GHz	1.49250

Tableau IV.1: Caractéristiques simulées, à 27°C, du convoyeur de courant de la Figure (IV.1) pour $V^+ = V^-$

IV-3 Exemples d'application des circuits convoyeurs de courant

Plusieurs applications ont été réalisées à partir de circuits convoyeurs de courant (circuits d'amplification en mode courant et en mode tension, résistance négative, circuits de filtrage, ...). Certaines de ces applications seront introduites dans ce paragraphe.

IV-3-1 Circuit amplificateur en mode courant

Les convoyeurs de courant permettent de réaliser des circuits amplificateurs fonctionnant en mode courant. Notons cependant que le nombre de montages possibles est plus limité qu'en mode tension et que ces circuits ne peuvent pas être réalisés à partir des amplificateurs opérationnels [35].

Le circuit obtenu à partir du CCII⁺ est réalisé à partir de deux conversions successives : courant-tension en entrée et tension- courant en sortie sans faire appel à la contre réaction Figure (IV.10).

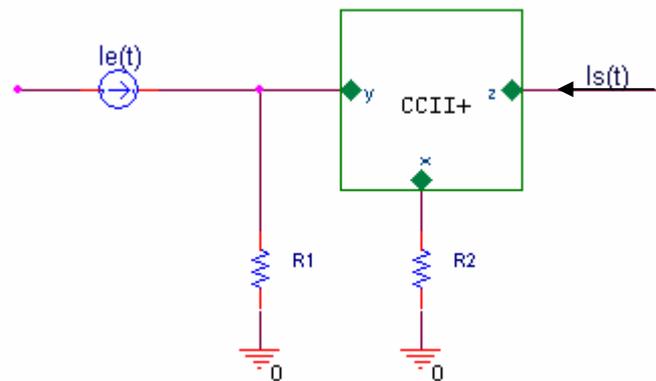


Figure IV. 10: Circuit amplificateur de courant réalisé à partir d'un CCII+

On peut écrire

$$V_1(t) = R_1 I_e(t) \tag{IV.1}$$

Le courant de sortie de l'amplificateur $I_s(t)$ est identique au courant qui traverse la résistance R_2 . Lorsque la résistance de sortie R_s du CCII⁺ est supposée négligeable devant R_2 , le gain d'amplification est donné par :

$$G_i = \frac{I_s(t)}{I_e(t)} = \frac{R_1}{R_2} \quad (\text{IV.2})$$

IV-3-2 Amplificateur de type CAG

Un amplificateur de type CAG (Contrôle Automatique de Gain) à grand gain peut être constitué par la mise en cascade de plusieurs amplificateurs de gain variable. Chaque amplificateur est réalisé à partir de deux cellules CCII⁺ comme le montre la Figure (IV.11). Il ne nécessite aucun composant passif.

Au point A, la tension est donnée par :

$$V_A(t) = R_{xy1} I_e(t) \quad (\text{IV.3})$$

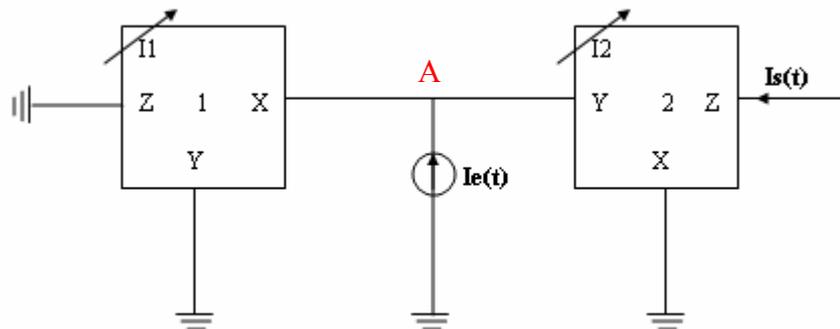


Figure IV. 11: Amplificateur de gain variable en courant

Le courant $I_x(t)$ qui traverse la résistance parasite R_{XY2} est obtenu par la relation suivante :

$$I_x(t) = \frac{V_A(t)}{R_{xy2}} = I_s(t) \quad (\text{IV.4})$$

Le gain en courant de l'amplification est donc :

$$G_i = \frac{I_s(t)}{I_e(t)} = \frac{R_{xy1}}{R_{xy2}} \quad (\text{IV.5})$$

Or, on sait que $R_{xy1} = \frac{V_T}{2I_1}$ et que $R_{xy2} = \frac{V_T}{2I_2}$ (Chapitre III), par conséquent on obtient un gain

en courant de l'amplificateur est directement contrôlable en courant :

$$G_i = \frac{Is(t)}{Ie(t)} = \frac{R_{xy1}}{R_{xy2}} = \frac{I_2}{I_1} \quad (\text{IV.6})$$

Le gain en courant de cette structure est donc fixé par le rapport des courants de polarisation (I_1 et I_2). Considérons I_2 fixe et I_1 variable, on a un CAG classique. L'avantage ici est que nous n'avons besoin d'aucun élément passif, ce qui minimise les variations dues aux erreurs sur la valeur absolue des composants (R , C , ...).

Cette structure a été simulée avec un courant de polarisation I_2 de $200\mu\text{A}$ et le courant I_1 variable de 0 à $200\mu\text{A}$.

La courbe de la Figure (IV.12) représente le gain simulé en fonction du courant de polarisation I_1 .

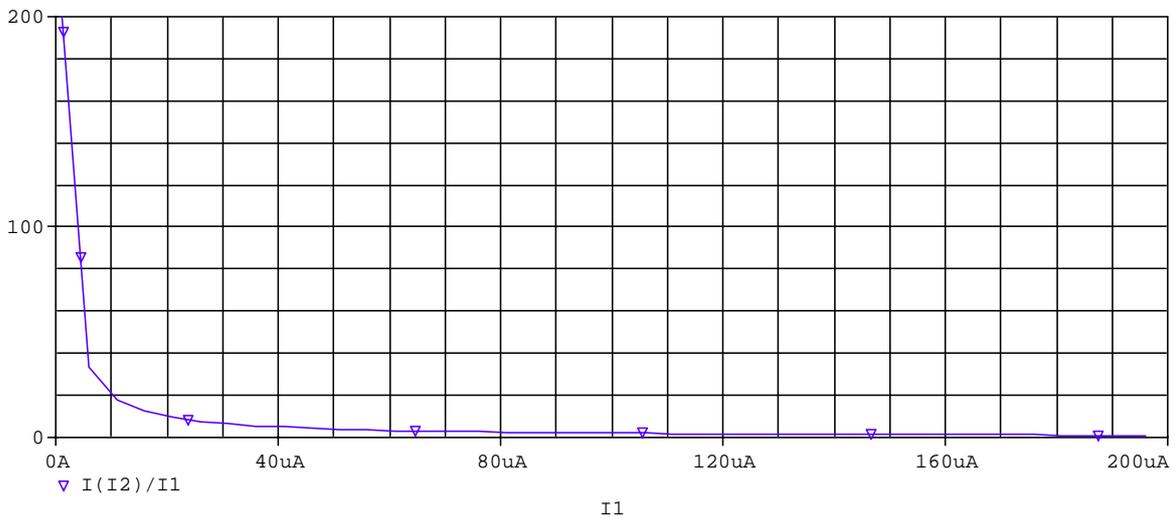


Figure IV. 12: Variation du gain en fonction du courant de polarisation I_1 , pour $I_2=200\mu\text{A}$, $V^+=V^-=3\text{V}$

La courbe de la Figure (IV.12) représente une proportionnalité inverse entre le courant de polarisation I_1 et le gain de la structure.

IV-3-3 Convertisseur à impédance négative

Le NIC (abréviation de « Negative Impedance Converter ») est un quadripôle actif qui présente sur une paire de borne la valeur négative de l'impédance disposée sur son autre paire de bornes [36]. Le circuit de la Figure (IV.13) simule une résistance négative contrôlée en courant.

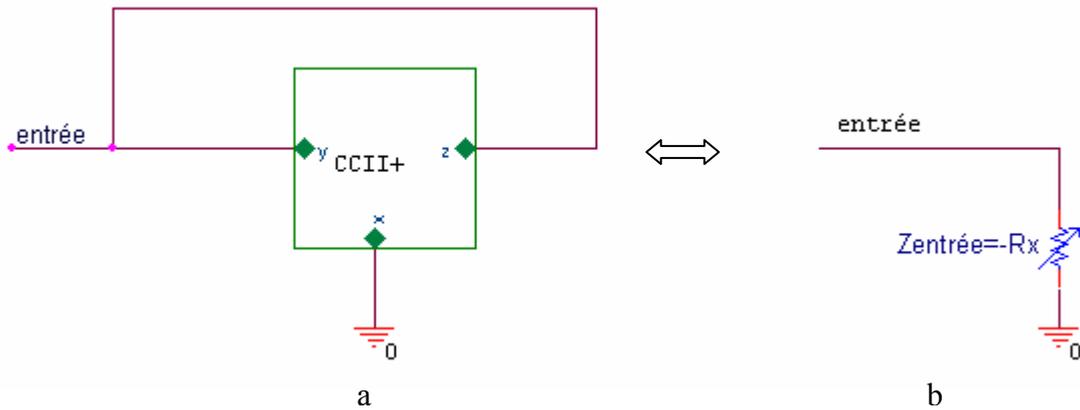


Figure IV. 13: Résistance négative contrôlée en courant

a- schéma électrique

b- schéma équivalent

$$I_z + I_y = I_z = I_x \quad \text{et} \quad V_x = V_y \quad (\text{IV.7})$$

L'impédance d'entrée Z_e , du circuit est équivalente à une résistance négative dont la valeur idéale est :

$$Z_e = \frac{V_x}{(-I_x)} = -R_x \quad (\text{IV.8})$$

IV-3-4 Circuit de filtrage à gyrateur

La plupart des architectures des filtres analogiques et numériques qui ont été mis au point utilisent comme élément actif de base l'amplificateur opérationnel [36]. Cependant il présente beaucoup de limitations pour la conception des circuits de filtrage et ceci est du :

- ✓ A la forte variation du module du gain en boucle ouverte de l'amplificateur opérationnel en fonction de la fréquence ;

- ✓ A la variation, en fonction de la fréquence, de la valeur et de la nature de l'impédance de sortie de l'amplificateur opérationnel. Elle interviendra particulièrement dans le domaine des hautes fréquences.

IV-3-4-1 Gyrateur

Ses possibilités d'applications, l'obtention d'inductances de grandes valeurs de très grands coefficients de surtension en basse fréquence (irréalisable avec un composant passif) [36]. Caractérisé par l'équation (IV.9)

$$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} 0 & -r \\ r & 0 \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \end{bmatrix} \quad (\text{IV.9})$$

Où r est la résistance du gyrateur.

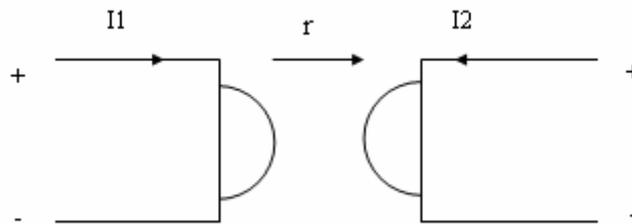


Figure IV. 14: Symbole de gyrateur [37]

Un gyrateur chargé par une impédance Z_L comme montré dans la Figure (IV.15) donne son équivalent par utilisation de l'équation (IV.9) :

$$Z_{in} = \frac{V_1}{I_1} = \frac{r^2}{Z_L} \quad (\text{IV.10})$$

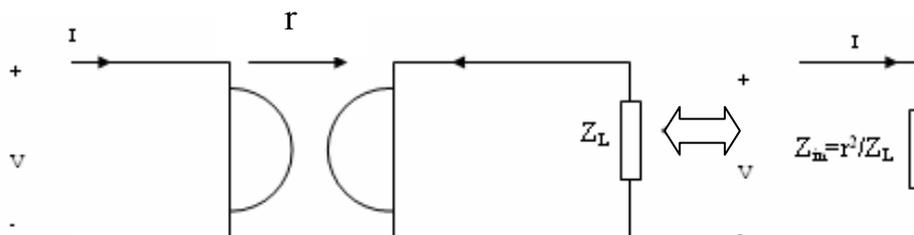


Figure IV. 15: L'équivalent d'un gyrateur chargé par un élément passif

Donc par cette méthode, on obtient l'équivalent de l'inductance par un gyrateur chargé par une capacité, et l'équivalent d'une capacité par un gyrateur chargé par une inductance.

IV-3-4-2 Circuit de simulation d'impédance

Le circuit de simulation d'impédance représenté sur la Figure (IV.16) a été précédemment décrit par M. Higashimura [38]. Il utilise deux circuits convoyeurs de courant CCII+ et trois composants passifs. Suivant la nature des composants passifs utilisés, l'impédance simulée sera de type selfique ou FDNR (résistance négative dépendante de la fréquence).

Nous appellerons, α_i le gain en courant I_z/I_x , β_i le gain en tension V_x/V_y du CCII⁺ (i étant le numéro du circuit convoyeur), α_i et β_i sont dans le cas général, peu différents de l'unité.

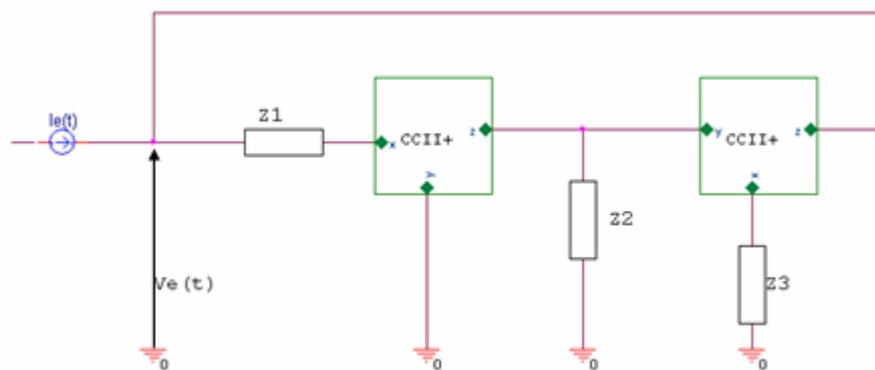


Figure IV. 16: Circuit de simulation d'impédance

L'expression de l'impédance équivalente, représenté sur la Figure (IV.17), est égale à :

$$Z_e = Z_1 // \frac{Z_1 Z_3}{\alpha_1 \alpha_2 \beta_2 Z_2} \quad (\text{IV.11})$$

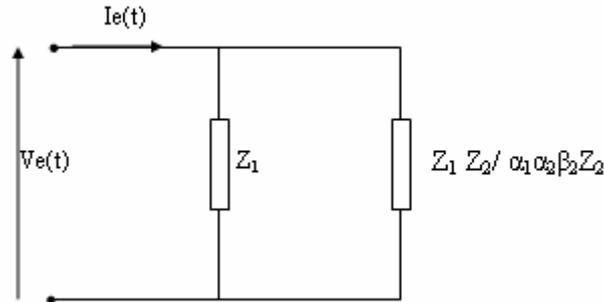


Figure IV. 17: Impédance simulée équivalente du circuit de la Figure (IV.16)

Lorsque Z_1 et Z_3 sont des résistances et Z_2 une capacité, le circuit sera équivalent à une self, sur la plage de fréquence :

$$f \ll \frac{1}{2\pi R_3 C_2} \quad (\text{IV.12})$$

$$L = \frac{R_1 R_3 C_2}{\alpha_1 \alpha_2 \beta_2} \quad (\text{IV.13})$$

De même, l'impédance simulée sera un FDNR sur la plage :

$$f \gg \frac{1}{2\pi R_3 C_2} \quad (\text{IV.14})$$

Lorsque Z_1 et Z_3 sont des capacités et Z_2 une résistance.

Afin d'obtenir un circuit de filtrage du second ordre opérant en mode courant, Figure (IV.18) [27,32,39], l'impédance supplémentaire doit ici être ajouté en parallèle sur l'entrée du circuit de simulation d'impédance de la Figure (IV.16).

Pour cette configuration, les fonctions passe-bas, passe-bande et passe-haut sont simultanément disponibles, elles se caractérisent par les fonctions de transferts suivantes :

$$G_I(s) = \frac{I_{s3}}{I_e}(s) = \frac{\alpha_1 \beta_2}{R_1 R_3 C_2 C_4 s^2 + R_3 C_2 s + \alpha_1 \alpha_2 \beta_2} \quad (\text{IV.15})$$

$$G2(s) = \frac{I_{s2}}{I_e}(s) = \frac{\alpha_1 R_3 C_2 s}{R_1 R_3 C_2 C_4 s^2 + R_3 C_2 s + \alpha_1 \alpha_2 \beta_2} \quad (\text{IV.16})$$

$$G3(s) = \frac{I_{s4}}{I_e}(s) = \frac{R_1 R_3 C_2 C_4 s^2}{R_1 R_3 C_2 C_4 s^2 + R_3 C_2 s + \alpha_1 \alpha_2 \beta_2} \quad (\text{IV.17})$$

$$\omega_0 = \frac{1}{\sqrt{R_1 R_3 C_2 C_4}} \sqrt{\alpha_1 \alpha_2 \beta_2} \quad (\text{IV.18})$$

$$Q = \sqrt{\frac{R_1}{R_3}} \cdot \sqrt{\frac{C_4}{C_2}} \sqrt{\alpha_1 \alpha_2 \beta_2} \quad (\text{IV.19})$$

$$G1 = \alpha_1 \beta_2 \quad (\text{IV.20})$$

$$G2 = \alpha_1 \quad (\text{IV.21})$$

$$G3 = 1 \quad (\text{IV.22})$$

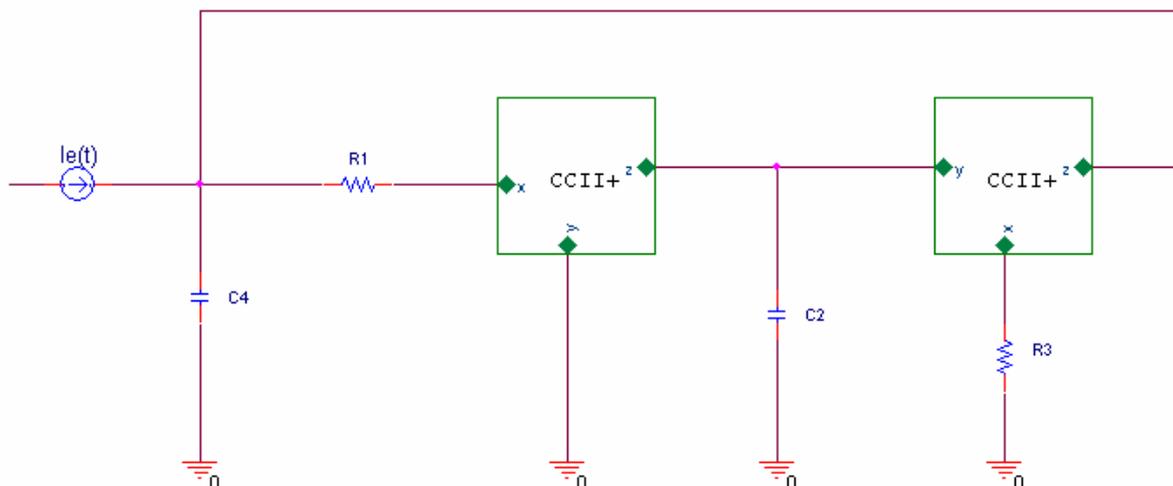


Figure IV. 18: Circuit de filtrage en mode courant déduit du circuit de la Figure (IV.16)

Les résultats de simulations théoriques et simulées de ce filtre sont rassemblés sur le Tableau (IV.2). Dans ce cas, nous avons utilisés un convoyeur de courant CCII+. La Figure (IV.19) représente la réponse du circuit en fonction de la fréquence pour une fréquence centrale de 3.978MHz.

paramètres		$R_1=0.1K\Omega$ $R_3=0.01K\Omega$ $C_4=400pF$ $C_2=40pF$ $V+=V-=10V$
Fo (KHz)	Calculés	3978
	Simulés	3981
Q	Calculés	10
	Simulés	9.2633

Tableau IV.2 : Caractéristique théoriques et simulées du filtre actif du second ordre en courant, avec $I_0=600\mu A$

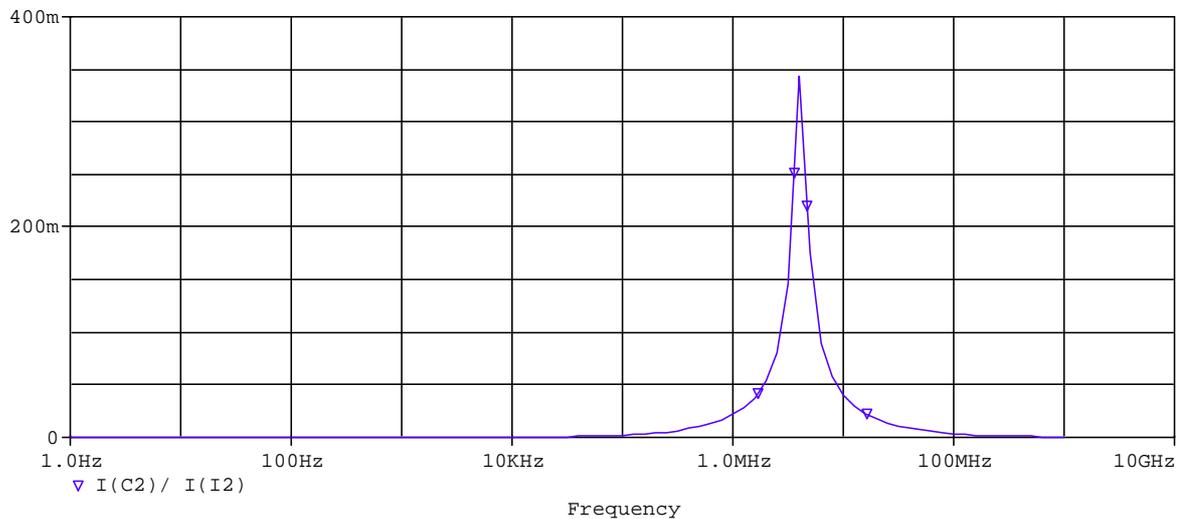


Figure IV. 19: Réponse en fréquence du filtre de la Figure (IV.18) pour une fréquence centrale de $f_0=3978KHz$

On peut voir sur le graphe de la Figure (IV.19) que le circuit conçu réalise bien les spécifications voulues. Les résultats de simulations sont très proches des valeurs prédites par les calculs théoriques (voir le Tableau (IV.2)).

IV-4 Schéma synoptique du macromodèle

Introduction

La macromodélisation a été largement explorée par les concepteurs, celle des circuits convoyeurs de courant a été particulièrement étudiée [11,40]. Le macromodèle conçu par N. Tarim [40] utilise un amplificateur opérationnel en plus des résistances ce qui limite ses performances.

Lorsque le circuit convoyeur de courant comprend une cellule d'entrée réalisée à partir d'une boucle translinéaire mixte, il utilise moins de composants actifs et passifs. Ceci se traduira par une surface de silicium moins importante. Le circuit bénéficie en outre d'un excellent comportement fréquentiel et d'une bande passante qui dépasse le GHz. De plus, le fait de faire appel à la macromodélisation permet de gagner en temps de calcul. Ces avantages se trouvent regroupés, nous avons alors conçu un macromodèle du circuit convoyeur de courant à boucle translinéaire mixte implémenté en technologie bipolaire, en se basant sur le réseau du transistor complémentaire HFA3096 de chez Intersil.

La constitution du macromodèle adopté pour le convoyeur de courant est donnée en Figure (IV.20).

1. $(R_y//C_y)$ représente l'impédance sur la voie y lorsque la sortie x du suiveur de tension est en l'air;
2. La source de courant contrôlé δI_x simule la variation de l'impédance sur la voie y lorsque une charge est connectée entre le port x et la masse;
3. $(R_z//C_z)$ représente l'impédance sur la voie Z ;
4. R_z, L_z, C_z produit la réponse d'un filtre passe bas du second ordre au port Z ;
5. La source de tension contrôlée αV_y recopie la tension V_y au port X ;
6. R_x la résistance de sortie du port X en basse fréquence; R_x, L_x, C_x , produit la réponse d'un filtre passe bas de second ordre sur le port X;
7. La source de courant contrôlée γI_x permet de recopier le courant I_x sur la voie Z.

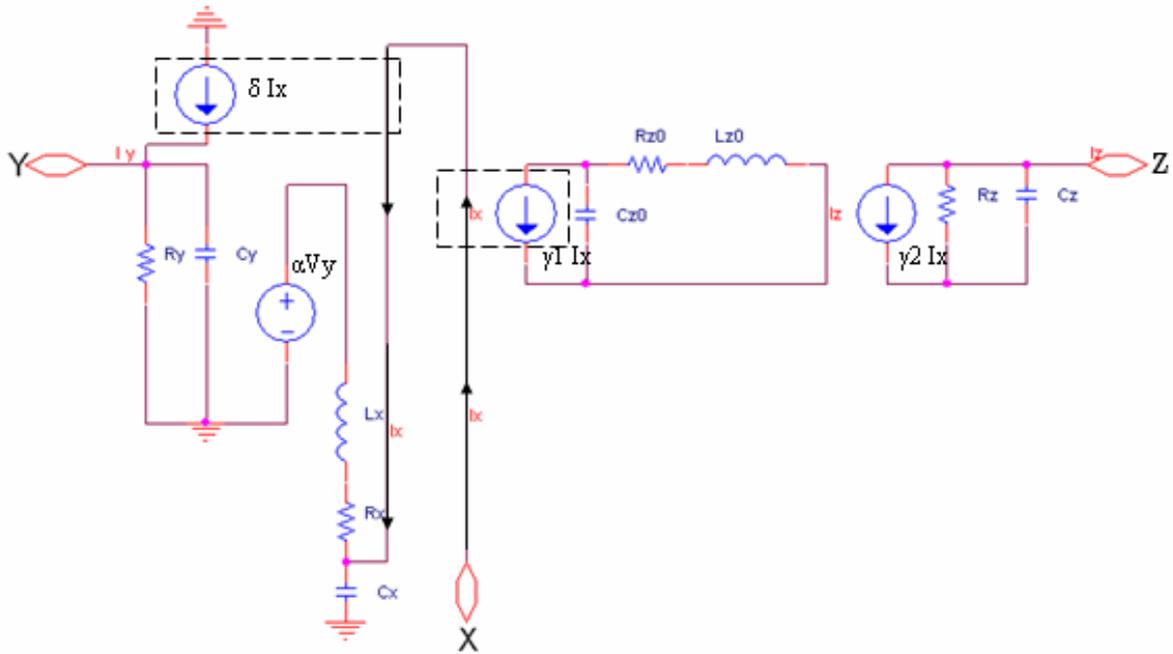


Figure IV. 20: Macromodèle associé au circuit convoyeur de courant de type CCII+

Le macromodèle du CCII+ (Figure (IV.20)) utilise quatre sources contrôlées (trois sources de courant et une source de tension) ainsi que 10 composants passifs. Ce modèle est aussi valable pour tout CCII+ [11].

Notons que la source de courant contrôlée, qui se trouve en parallèle sur la résistance R_y , permet de modifier la valeur de la résistance d'entrée sur la voie Y en fonction de la charge qui est connectée entre le point X et la masse.

IV-5 Conception du macromodèle

Devant l'absence d'une référence du bloc CCII+ dans la bibliothèque PSPICE, nous avons eu recours au schéma présenté sur la Figure (IV.1). Nous avons simulé le circuit avec les valeurs suivantes : $I_0=600\mu A$, $V^+ = V^- = 10V$, en se basant sur le réseau de transistor complémentaire HFA3096 de chez Intersil (voir Annexe A).

Afin de déterminer les différentes valeurs des éléments nécessaires à l'élaboration du macromodèle du circuit convoyeur de courant CCII+, plusieurs simulations ont été nécessaire.

IV-6 Détermination de la valeur des éléments

Sur la voie Y l'impédance d'entrée en Y, est déterminée à sortie X en l'air et la sortie Z à la masse Figure (IV.21) tel que :

$$Z_{y\infty} = R_{y\infty} // C_y \quad (\text{IV.23})$$

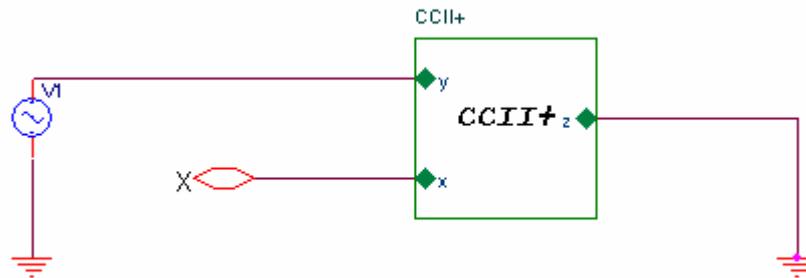


Figure IV. 21: Mesure de l'impédance d'entrée sur la voie Y

$R_{y\infty}$ est déterminée en basse fréquence et C_y à partir de la fréquence de coupure f_c à -3 dB, du module de $Z_{Y\infty}$:

$$C_y = \frac{1}{2\pi R_{y\infty} f_c} \quad (\text{IV.24})$$

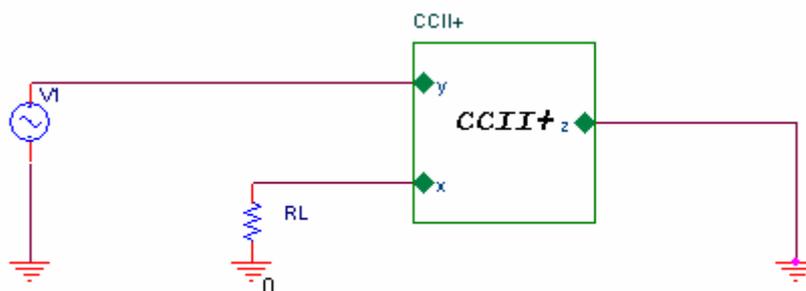


Figure IV. 22: Mesure de l'effet de la charge

Lorsqu'une résistance de charge R_L est connectée sur la sortie X Figure (IV.22), elle influe sur la résistance d'entrée en Y. Il est donc nécessaire d'adjoindre cet effet à notre macromodèle. Cette modification sera simulée par la source de courant commandée $\delta I_x(t)$ qui apparaît en parallèle sur l'entrée Y du CCII+ (Figure (IV.20)). Lorsque la voie X est en circuit ouvert : $I_x(t) = 0$, la résistance d'entrée est alors $R_{y\infty}$. Par contre, lorsqu'une charge R_L est connectée en X, celle ci se trouve parcourue par un courant :

$$I_{xL}(t) = -\alpha \frac{V_y(t)}{R_L + R_x} \quad (IV.25)$$

$$R_y = \frac{V_y(t)}{I_y(t)} = \frac{V_y(t)}{i_{R_{y\infty}} - \delta I_x(t)} \quad (IV.26)$$

Elle est plus faible que $R_{y\infty}$.

Ces deux équations conduisent alors directement à :

$$\delta = \frac{1}{\alpha} (R_L + R_x) \left\{ \frac{1}{R_{yL}} - \frac{1}{R_{y\infty}} \right\} \quad (IV.27)$$

avec α peu différent de l'unité.

La valeur de δ est donc calculée à partir de cette équation en déterminant par simulation et en basse fréquence la résistance à vide $R_{y\infty}$ ($R_{y\infty}$ est mesurée à sortie X à vide), et la résistance de charge R_{yL} (R_{yL} est mesurée avec une charge R_L en X).

L'inductance L_x a été introduite pour tenir compte des variations de cette impédance en fonction de la fréquence.

La résistance R_x est déterminée en basse fréquence, lorsque la sortie X est chargée par une résistance R_L et une tension $V_y(t)$ est appliquée en Y (la sortie Z étant reliée à la masse).

Si on appelle $V_L(t)$ la tension qui apparaît aux bornes de R_L , il vient alors :

$$R_x = R_L \left(\frac{V_y(t)}{V_L(t)} - 1 \right) \quad (IV.28)$$

Le gain en tension $V_x(t)/V_y(t)$ (sortie X en circuit ouvert) représente un phénomène de surtension à une fréquence très élevée de l'ordre du giga Hertz. Il est donc nécessaire de faire appel à un circuit de second ordre pour simuler cette réponse en fréquence.

Si la sortie X est en l'air, la tension aux bornes de la capacité C_x s'écrit :

$$V_x(t) = \alpha \frac{1}{1 + R_x C_x s + L_x C_x s^2} V_y(t) \quad (\text{IV.29})$$

$$f_{x0} = \frac{1}{2\pi(L_x C_x)^{1/2}} \quad (\text{IV.30})$$

et son coefficient de surtension :

$$Q = \frac{1}{R_x} \left(\frac{L_x}{C_x} \right)^{1/2} \quad (\text{IV.31})$$

Les valeurs de f_{x0} et Q se déterminent à partir des coordonnées du maximum : $f_{x\max}$ et $V_{x\infty}/V_{y\max}$:

$$f_{x\max} = f_{x0} \left\{ 1 - \frac{1}{4Q^2} \right\}^{1/2} \cong f_{x0} \text{ si } 4Q^2 \gg 1 \quad (\text{IV.32})$$

$$\left(\left| \frac{V_{x\infty}}{V_y} \right| \right)_{\max} = \alpha Q \left(1 - \frac{1}{4Q^2} \right)^{-1/2} \cong Q \text{ si } 4Q^2 \gg 1 \quad (\text{IV.33})$$

Ces équations permettent de déterminer L_x et C_x .

Pour le gain en courant sur la voie X, la valeur de α est déterminée en basse fréquence à sortie X en circuit ouvert et à sortie Z court circuitée, une tension V_y étant appliquée sur l'entrée Y :

$$\alpha = \frac{V_{x\infty}(t)}{V_y(t)} \quad (\text{IV.34})$$

Sur la voie Z, l'impédance parasite de sortie à vide $Z_z = R_z // C_z$ sera directement déterminée à partir des caractéristiques de la tension V_z à vide lorsque le CCII+ est attaqué en

courant en X, l'entrée Y étant reliée à la masse Figure (IV.23). R_z est déterminée en basse fréquence :

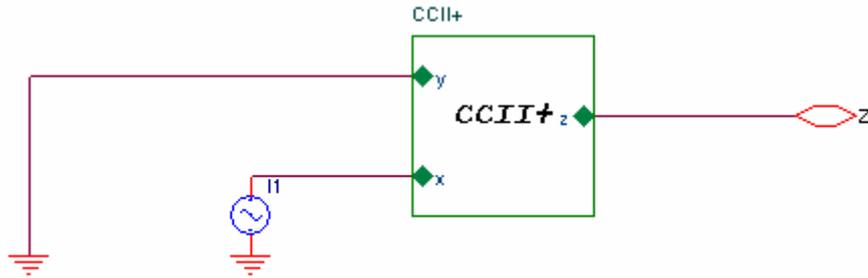


Figure IV. 23: Mesure de l'impédance sur la voie Z

$R_z = \frac{|V_z(t)|}{|i_x(t)|}$. C_z est déterminée à partir de la fréquence de coupure $f_{z\infty}$ de $V_z(t)$:

$$C_z = \frac{1}{2\pi f_{z\infty} R_z} \quad (\text{IV.35})$$

Le gain en courant γ ($\gamma = i_z / i_x(t)$) sera déterminé lorsque le circuit est commandé en courant en X, l'entrée Y étant reliée à la masse.

IV-7 Comparaison des réponses du CCII+ à celles du macromodèle

Des simulations ont été effectuées afin de vérifier les performances de ces circuits. Nous comparons dans la Figure (IV.24) et (IV.25) les réponses en fréquence du circuit réel et de son macromodèle en courant et en phase.

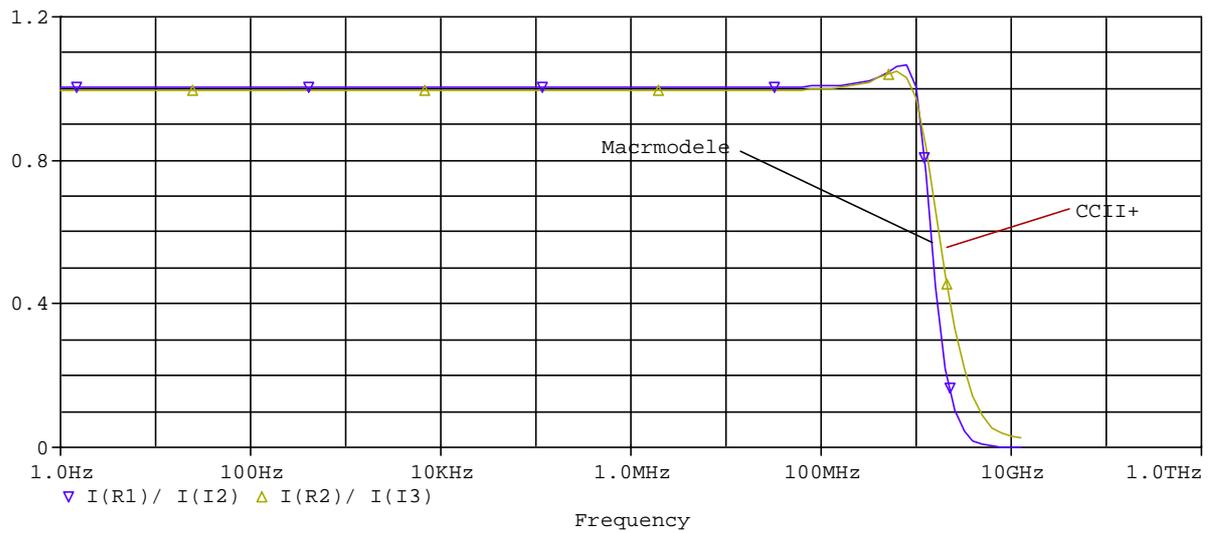


Figure IV. 24: Gain en courant de circuit CCII+ translinéaire et macromodèle

Concernant la réponse AC en mode courant, le modèle est conçu pour être précis jusqu' à environ 2 GHz.

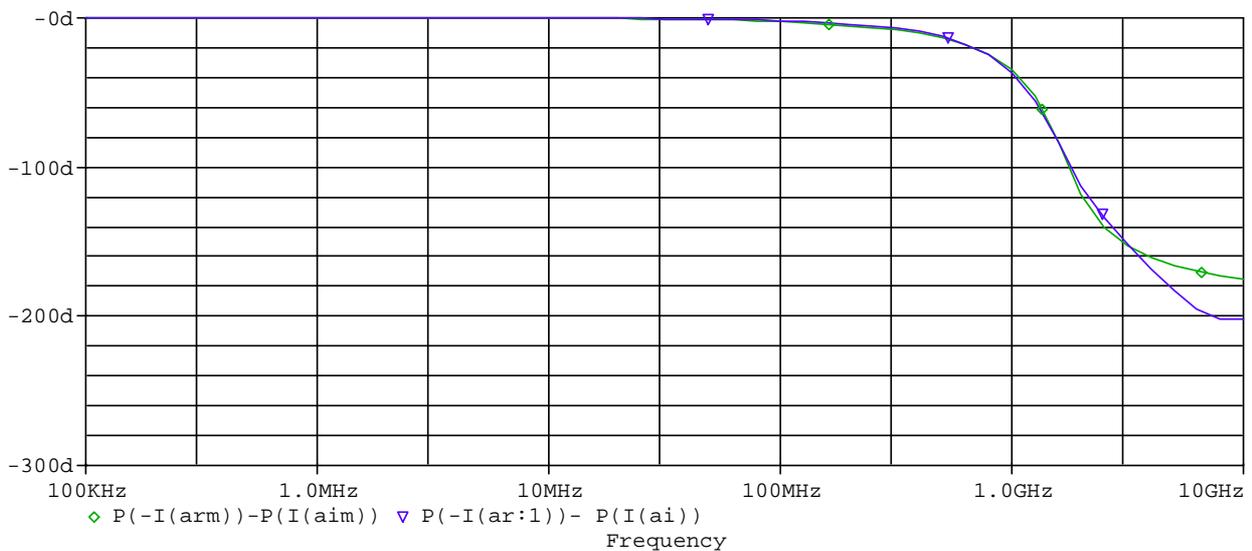


Figure IV. 25: Variation de la phase du gain en courant en fonction de la fréquence

Notons que la marge de phase est correctement modélisée sur la gamme 0 à 6GHz.

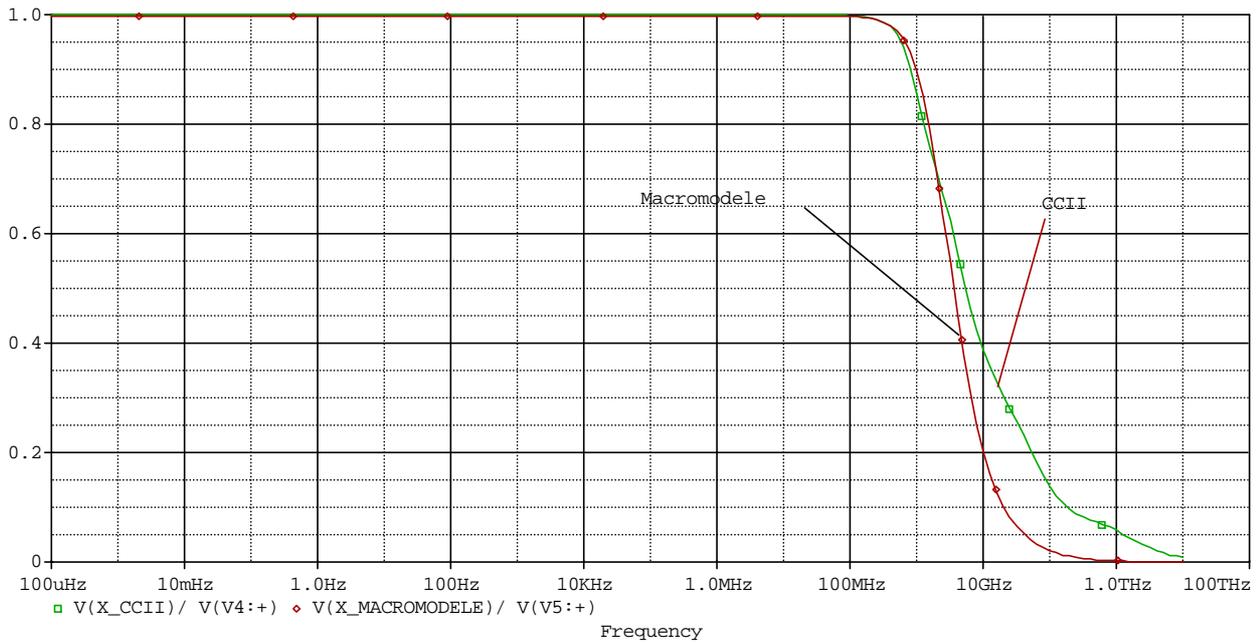


Figure IV. 26: Gain en tension du circuit CCII+ et de son macromodèle

Quant à la réponse en tension, le macromodèle a été conçu pour être précis jusqu'à environ 6GHz, c'est à dire au delà de la bande passante du circuit.

Les résultats de simulation du gain en courant et du gain en tension montrent que les réponses fréquentielles sont pratiquement identiques sur une plage très étendue.

Les résultats de simulation transitoire en courant et en tension du circuit et du macromodèle sont représentés sur les Figure (IV.27) et Figure (IV.28). Notons que, les réponses sont pratiquement identiques.

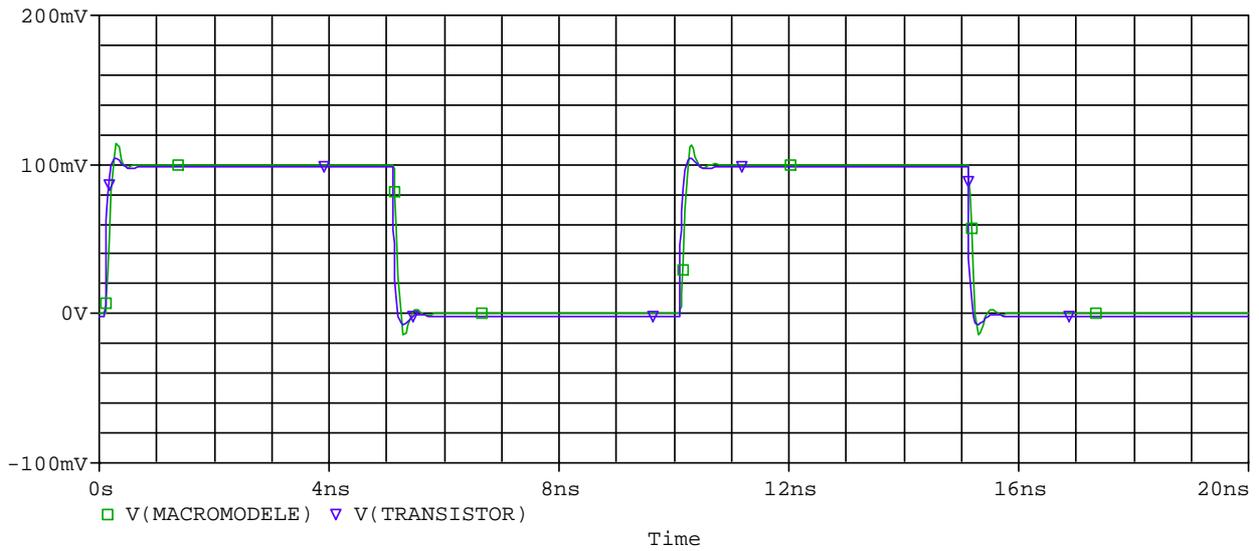


Figure IV. 27: Réponse transitoire à un signal carré CCII+ et du macromodèle, sortie x à circuit ouvert

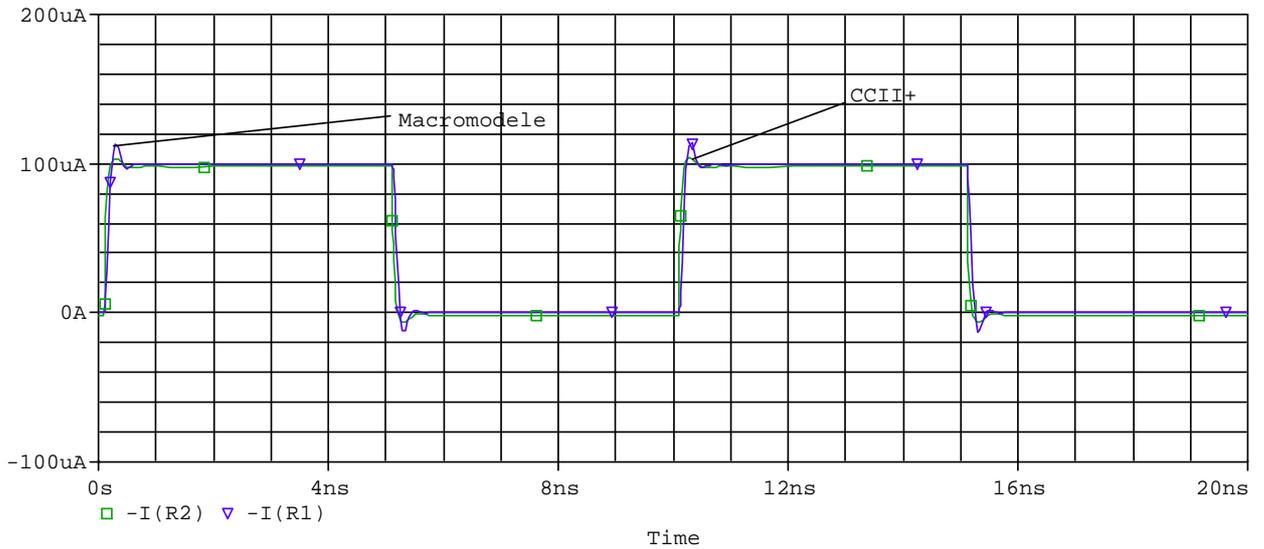


Figure IV. 28: Réponse transitoire à un signal carré CCII+ et du macromodèle

Nous avons résumé sur le Tableau (IV.3), au moyen du logiciel PSPICE quelques paramètres caractéristiques des deux structures qui mettent en évidence le rapprochement des performances.

Caractéristiques	Macromodèle	Circuit réel
Technologie	HFA3096 Chez Intersil	
Gain en tension, sortie x	0.998	0.999
Bande passante à -3dB, sortie x, (GHz)	2.06241	2.10483
Bande passante à -3dB, iz/i x, (GHz)	1.69842	1.68639
Gain en courant iz/ix	1.00083	1.0058

Tableau IV.3: Valeurs caractéristiques des réponses du CCII+ translinéaire et du macromodèle

En parcourant ce tableau nous prélevons une grande similitude du circuit macromodèle au circuit CCII+ à base de transistor, ce qui nous permet de valider le macromodèle élaboré.

IV-8 Temps de simulation

Comme nous l'avons énoncé au chapitre II, la macromodélisation permet de gagner en temps de simulation. A travers le Tableau (IV.4), nous avons comparé la durée de simulation du circuit CCII+ au niveau transistor et le macromodèle, au moyen du simulateur PSPICE.

Caractéristique	Circuit réel	Macromodèle
Taille de la matrice	82	15
Temps écoulé (s)	0.11	0.04
Gain en temps de simulation (%)	60	

Tableau IV.4 : Comparaison des temps de simulation

On remarque que la taille de la matrice imposée par le macromodèle à diminuer d'environ cinq fois par rapport à celle imposée par le circuit.

On obtient ainsi avec l'utilisation du macromodèle associé au CCII+, un gain en temps de simulation supérieur à 60%.

Conclusion

La boucle translinéaire mixte introduite par A. Fabre, est choisie pour la conception des circuits convoyeurs de courant. Les circuits convoyeurs de courant de seconde génération possèdent de bonnes caractéristiques (bande passante, rapidité...) qui dépendent très fortement de la technologie utilisée. On obtient une bande passante allant jusqu'à 1.49GHz en mode courant et 2.10483GHz en mode tension.

Les circuits convoyeurs de courant de la seconde génération qui sont conçus à partir de la boucle translinéaire, ont permis à leur tour de réaliser l'amplificateur en mode courant, l'amplificateur de type CAG, la résistance négative contrôlée en courant et le filtre du deuxième ordre.

Vu leur importance un macromodèle du circuit convoyeur de courant de seconde génération positif à base de boucle translinéaire mixte implémenté en technologie bipolaire a été conçu. Le fait de proposer un macromodèle qui va nous permettre de travailler à un niveau supérieur au niveau transistor ; nous allons contourner d'éventuels problèmes de convergence.

La concordance entre les réponses obtenues par simulation du circuit CCII+ à transistors (structurel), puis pour son macromodèle confirme la validité de la démarche utilisée et de la structure adoptée. L'étude comparative entre les deux structures a montré que le macromodèle remplace le circuit CCII+ à boucle translinéaire mixte sur une large gamme de fréquence entre 0 à environs 6 GHz en mode tension ; et le remplace aussi sur la gamme des fréquences allant de 0 à 2 GHz en mode courant. On obtient avec l'utilisation du macromodèle associé au CCII+, un gain en temps de simulation supérieur à 60%.

Conclusion Générale

Conclusion Générale et Perspectives

Les outils de CAO analogiques doivent évoluer pour rattraper leur retard sur la conception numérique qui est de nos jours largement automatisée. Cette automatisation est devenue possible grâce au développement des langages de description matérielle standard tel que le VHDL associé aux outils de synthèse numérique, et surtout à la nature même des circuits numériques pour lesquels les niveaux inférieurs sont relativement figés.

L'extension de ces standards pour les circuits analogiques et mixtes (norme VHDL-AMS par exemple) ouvre la voie à l'amélioration des outils de conception analogique et mixte et peut être au développement des outils de synthèses analogiques et mixtes.

La simulation et la modélisation sont l'un des domaines clé déterminant le succès de la conception des CI analogiques.

L'une des exigences de la modélisation analogique est l'aptitude à choisir l'exactitude et la vitesse voulues. Malheureusement, le produit exactitude-vitesse d'un modèle est presque constant, tel qu'un compromis doit être fait. Le modèle final devrait fonctionner près de l'origine où l'erreur et le temps de calcul sont faibles.

Les tendances de simulation et de modélisation s'orientent vers la possibilité de simuler, des circuits analogiques et digitales complexes, efficacement avec la possibilité d'ajuster le niveau du modèle si nécessaire. Les techniques de modélisation doivent être flexibles et capables de s'adapter au changement de la technologie et aux nouveaux besoins.

Suivant le besoin, le modèle peut être simple (information du premier ordre pour une analyse donnée), ou être très sophistiqué (prévu pour plusieurs analyses). Seul un cahier des charges précis (ou dialogue constant avec l'utilisateur) peut amener alors des réponses importantes dans le cadre de l'élaboration de ce macromodèle.

La macromodélisation consiste à décrire le comportement d'un circuit par l'utilisation des primitives d'un simulateur. Le but essentiel de la macromodélisation est de réduire la taille du circuit et ainsi réduire le temps de simulation. En outre, il faudra veiller à ce que la taille de la matrice imposée par le macromodèle soit inférieure à celle qui résulte du circuit modélisé, autrement il n'y aurait aucun profit au niveau de l'encombrement.

Les modèles ainsi obtenus par une telle approche permettent de réduire considérablement les temps de simulations. En ce qui concerne le modèle élaboré la taille de la matrice (nombre du nœud) passe de 82 à 15.

Dans ce mémoire, la théorie relative à la boucle translinéaire et les circuits convoyeurs de courant est introduite. La conception du circuit convoyeur de courant à boucle translinéaire de la seconde génération a été réalisée. Plusieurs applications ont été proposées, les résultats de leurs simulations, au moyen du logiciel PSPICE, ont été reportés. D'autre part, un macromodèle correspondant au convoyeur de courant de seconde génération CCII+ a été conçu.

Pour valider le macromodèle développé, nous avons comparé ses performances à celle du circuit au niveau transistor. Le macromodèle ainsi élaboré a permis de gagner un temps de simulation d'environ 60%.

Comme perspective de ce travail

- ✓ D'autres fonctions qui ne sont pas mentionnées dans ce travail peuvent également être conçues.
- ✓ Le macromodèle développé utilise une technologie bipolaire ; sa conception en technologie CMOS ou BICMOS est à explorer.
- ✓ Au niveau de la modélisation, d'autres paramètres peuvent être introduits afin de prendre en compte leur effet sur le fonctionnement du macromodèle, citons à titre d'exemples : le bruit, la tension d'Offset...
- ✓ Une modélisation comportementale du circuit CCII+ peut être prospecté avec du VHDL-AMS par exemple.

Annexe A

Annexe B

Annexe B

Solution en cas de non convergence

Certains cas de figure, notamment l'analyse transitoire en présence d'inductances et de composants à semiconducteur nombreux, peuvent toutefois engendrer des problèmes de convergence. Il est alors nécessaire de connaître les paramètres permettant de faciliter la convergence du logiciel ainsi qu'une méthode d'approche systématique [41].

Solutions générales :

Les solutions générales consistent à réduire la tolérance sur les signaux (paramètres RELTOL, ABSTOL et VNTOL), comme le montre la Figure (B.1).

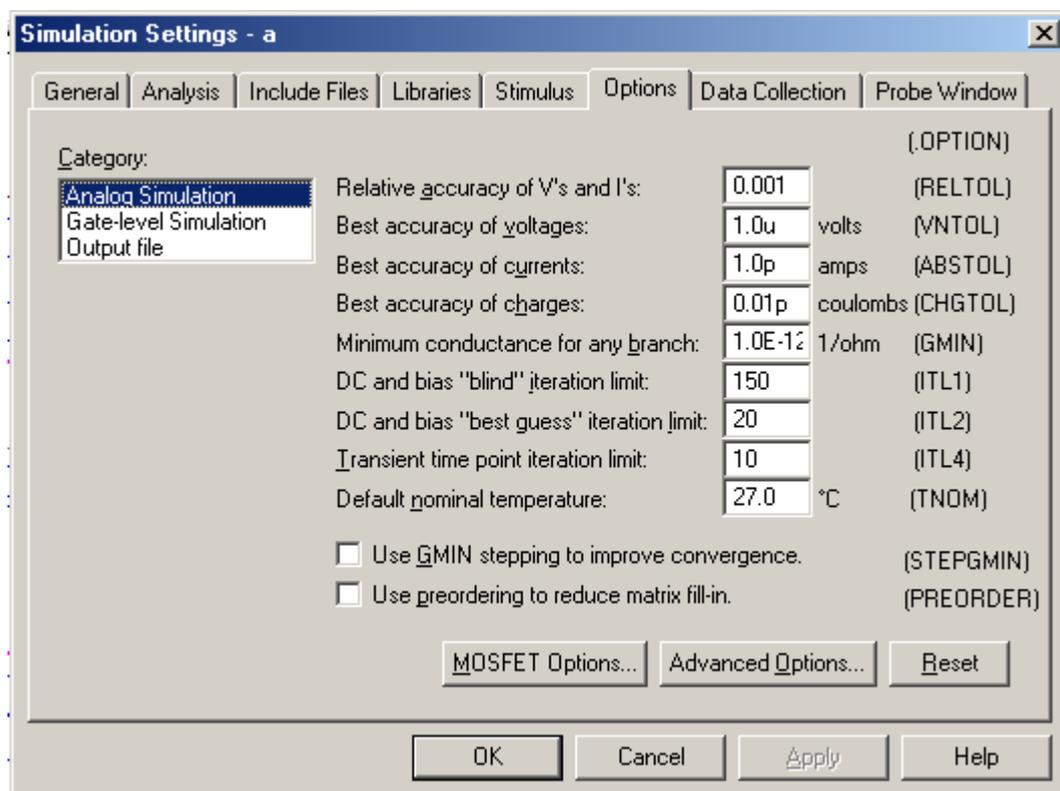


Figure B.1 : Fenêtre Simulation Settings

Ces paramètres influent sur le degré de résolution des algorithmes de convergence de Newton-Raphson. Ils déterminent l'écart maximal admis entre deux valeurs successives pour considérer que la convergence est obtenue. S'il est obtenu, le résultat aura alors perdu de sa précision.

- ✓ Le paramètre RELTOL définit l'erreur relative admise. Sa valeur par défaut est de 0.1%(0.001) pour un courant de 1A. Un écart entre deux valeurs successives inférieur à 1mA provoque la détermination des algorithmes de calcul. En cas de problème, adoptez une tolérance relative de 1%(0.01).
- ✓ Les paramètres VNTOL et ABSTOL définissent les valeurs d'erreurs absolues admises. Leurs valeurs par défaut respectives sont 1 μ V et 1pA. La convergence est donc obtenue lorsque l'écart entre deux valeurs successives est inférieur à ces valeurs. Ces valeurs étant des valeurs absolues, il convient de tenir compte de la gamme de valeurs utilisées lors de la simulation. Dans le cas de signaux forts, les valeurs prises par défaut par ces paramètres peuvent constituer un frein à l'exécution du simulateur. Une règle générale consiste à définir une valeur équivalente au centième de la plus faible valeur de tension ou de courant du circuit simulé.
- ✓ Le paramètre GMIN définit une conductance minimale. Sa valeur par défaut est de 1.10^{-12} mho. Pour faciliter la convergence, GMIN est placé au travers de toute jonction pn. GMIN est connecté au travers de toute source de tension ou de courant contrôlée. Pour faciliter la convergence, il convient d'augmenter la valeur de GMIN, le nombre d'itération augmente alors aussi. Veillez à ce que la valeur de GMIN ne dépasse pas la valeur du paramètre ABSTOL, il en résulterait une impossibilité d'obtenir une convergence. Les versions récentes proposent le paramètre STEPGMIN permettant la variation de la valeur de GMIN en cas de non convergence.

Calcul du point de polarisation

Lors d'une première analyse effectuée systématiquement par le logiciel PSPICE, les inductances et capacités sont respectivement remplacées par des courts circuits et des circuits ouverts. Les tensions en continu sur tous les nœuds et les courants à travers toutes les branches sont alors déterminés et servent ensuite de valeurs initiales au calcul des valeurs des

pas suivants. En cas de non convergence, il est possible d'augmenter le nombre d'itérations à l'aide du paramètre ITL1 ou de suggérer des valeurs initiales au logiciel.

- ✓ Si la convergence n'est pas obtenue après le nombre d'itérations défini par le paramètre ITL1 fixé par défaut à quarante, le système procède à la réduction graduelle de la valeur des sources. Il peut toutefois s'avérer suffisant dans la plupart des cas d'augmenter la valeur du paramètre ITL1.
- ✓ Il peut aussi s'avérer très efficace d'indiquer les valeurs initiales de certains nœuds lorsque celles-ci sont connues ou prévisibles.

Analyse en continu

Lors d'analyse en continu, le simulateur procède d'abord à un calcul du point de polarisation servant ensuite de valeur initiale au calcul de la valeur des points suivants.

- ✓ Certains paramètres peuvent toutefois présenter une évolution forte entre des points de simulation successifs. Un plus grand nombre d'itérations de recherche du nouveau point sont alors nécessaires. Ce nombre est défini par le paramètre ITL2 dont la valeur par défaut est de 20.

Analyse transitoire

De la même façon qu'une analyse en continu, une analyse transitoire est constituée d'une succession de points liés aux transitions de tension et aux discontinuités des modèles pouvant être à la source de problèmes de convergence. En cas de non convergence après le nombre d'itérations définies par le paramètre ITL4, PSPICE réduit le pas temporel d'analyse et procède à une tentative.

- ✓ Le paramètre ITL1 indique le nombre d'itérations tentées avant de réduire le pas d'analyse, sa valeur est par défaut 10.

Une méthode pour résoudre les problèmes de non convergence lors d'analyses transitoires consiste à placer une capacité en parallèle à certains composants actifs ou à augmenter la valeur de leur capacité de jonction (paramètre Cj0).

Abstract

Behavioural Macromodelling Of Analog Circuits: Current Conveyor

By

Samia BELKACEM

Thesis prepared at The Advanced Electronics Laboratory, University Of Batna, Algeria

advisor's name :

Dr. Zohir DIBI, Advanced Electronics Laboratory, University Of Batna, Algeria

Abstract:

Designers of integrated circuits use simulation in order to reduce fabrication costs. However, in the analogue domain, the integration of a significant number of functions leads to convergence problems and increases the computation time, thus making simulation usually impossible. Replacing the constitutive blocks of those circuits by their corresponding models, permits the study of these systems behaviour in short time.

The primary aim of this work is, to design a second generation of current conveyor, implemented in bipolar technology using the complementary transistor network HFA3096 of Intersil. The current conveyor has a bandwidth around 1.49GHz in current mode and 2.10483GHz in voltage mode. Second, a macromodel of CCII+ based the mixed translinear loop implemented in a bipolar technology is designed. Using a macromodel allows us to work on a level higher than transistor level, this would obviously permit us to avoid convergence problems.

Comparing the two structures showed that the macromodel is capable of replacing the CCII+ on a large frequency band: 0 to 6 GHz in voltage mode and 0 to 2 GHz in current mode. Using this macromodel allowed us achieve a gain in simulation time of 60% higher.

Keywords: *Analog simulator, behavioural macromodeling, behavioural modeling CAO, Translinear loops, Current conveyor, Current Mode, PSPICE.*

Résumé

Macromodélisation Comportementale de Circuits Analogiques : Application Au Circuit Convoyeur de Courant

Par

Samia BELKACEM

Mémoire préparé au sein du Laboratoire d'Electronique Avancée, Université de Batna, Algérie

Sous la direction de :

Dr. Zohir DIBI Laboratoire d'Electronique Avancée, Université de Batna, Algérie

Résumé :

Les concepteurs de circuits intégrés passent par des étapes de simulation qui leur permettent de réduire les coûts de fabrication. Cependant, l'intégration d'un grand nombre de fonction rend souvent impossible les simulations, à cause des problèmes de convergence. La solution proposée consiste alors à diminuer l'effort de calcul du simulateur en remplaçant le circuit, ou certaines de ses fonctions internes, par des modèles équivalents reproduisant le plus fidèlement possible les performances à prendre en considération.

L'objectif de ce travail consiste en premier lieu, à concevoir un circuit convoyeur de courant de seconde génération implémenté en technologie bipolaire utilisant le réseau de transistor complémentaire HFA3096 de Chez Intersil. On obtient une bande passante allant jusqu'à 1.49GHz en mode courant et 2.10483GHz en mode tension. En second lieu, un macromodèle du circuit convoyeur de courant de seconde génération positif à base de boucle translinéaire mixte implémenté en technologie bipolaire a été conçu. Le fait de proposer un macromodèle qui va nous permettre de travailler à un niveau supérieur au niveau transistor ; nous allons contourner d'éventuels problèmes de convergence.

L'étude comparative entre les deux structures a montré que le macromodèle remplace le circuit CCII⁺ à boucle translinéaire mixte sur une large gamme de fréquence entre 0 à environs 6 GHz en mode tension ; et sur une gamme des fréquences allant de 0 à 2 GHz en mode courant. On obtient avec l'utilisation du macromodèle associé au CCII⁺, un gain en temps de simulation supérieur à 60%.

Mots-clés: *Simulateurs analogique, Macromodélisation comportementale, Modélisation comportementale, Méthodologie de conception, CAO, Boucle translinéaire, Convoyeur de courant, Circuit en mode courant, PSPICE.*

ملخص

نموذج الهيئة لدارات تماثلية : دارة محول التيار

من طرف :

سامية بلقاسم

مذكرة منجزة في مخبر الإلكترونيك المتقدمة، باتنة، الجزائر

تحت إشراف :

الدكتور زهير ديببي مخبر الإلكترونيك المتقدمة، باتنة، الجزائر

ملخص :

يتم تصميم الدارات المندمجة بمراحل المحاكاة والتي تسمح لهم بتخفيض ثمن الإنتاج، وتقليل المدة المستغرقة للتصنيع. غير أن، إدماج عدد كبير من الوظائف الإلكترونية يعيق عملية المحاكاة فتصبح مستحيلة. الحل المعطى يتمثل إذن في إنقاص مجهود برنامج المحاكاة في الحساب، وذلك بتعويضها أو جزء من وظائفها الداخلية بنماذج هيئة مكافئة لها.

يتمثل الهدف من هذا العمل المقدم في هذه المذكرة من جهة أولى بتصميم دارة ناقل التيار باستعمال حلقة فابر (A. Fabre) من الجيل الثاني المغروسة في تكنولوجيا المقاحل ثنائية الأقطاب. وذلك باختيار شبكة المقاحل المتكاملة ذات الترددات العالية (HFA3096). متحصلين على تواتر 49250. جيقاهرتز في نظام التيار الكهربائي، و 2.1048 جيقاهرتز في نظام التوتر. مستعملينها أيضا في بعض المجالات كمثل تحكم ألي في المردود (CAG)، الترشيح، المقاومة السالبة (NIC)...

نضرا لما تمثله هذه الدارة من أهمية، فقد ارتأينا من جهة ثانية إلي تصميم نموذج هيئة والذي يسمح لنا بتخطي مشاكل التقارب.

تم تصديق النموذج بمقارنة نتائج المحاكاة باستعمال البرنامج PSPICE للنموذج المصمم ودارة ناقل التيار ذو مستوى مقحل. والتي أدت إلى توافق النتائج فيما بينهما وذلك في مجال التواتر من 0 إلى 2 جيقاهرتز في نظام التيار، و من 0 إلى 6 جيقاهرتز في نظام التوتر. كما ان استعمال نموذج الهيئة يسمح لنا بربح في زمن المحاكاة بنسبة 60%.

كلمات مفتاحية : مشاكل التقارب، برنامج المحاكاة، نموذج هيئة، حلقة فابر، دارة ناقل التيار.

Bibliographie

Bibliographie

- [1] K. C. Smith, A. Sedra, *"The Current Conveyor A New Circuit Building Block"*, Proceedings of the IEEE Volume 56, Issue 8, August. 1968, PP. 1368 – 1369.
- [2] A. Fabre, F. Martin, M. Hanafi, *"Current-Mode All Pass/Notch and Band Pass Filters With reduced sensitivities"*, Electronics Letters, 1990.
- [3] A. Fabre, H. Amrani, H. Bertelemey, *"A Novel Class AB First Generation Current Conveyor"*, IEEE Transactions On Circuits And Systems, Vol. 46, NO. 1, PP. 96-98, January 1999.
- [4] B. Wilson, *"Recent development in current conveyors and current mode circuits"*, IEE Proceedings, Vol. 137, G, No.2, April 1990.
- [5] M. Abou El-Ala, H. F. Ragaie, S. I. Kayed, F. A. S. Soliman, *"Analyze of CMOS Current Conveyor"*, Fifteenth National Radio Science Conference, Feb. 24-26, 1998, Helwan, Cairo, Egypt.
- [6] K. Koli, *"CMOS Current Amplifiers: Speed Versus Nonlinearity"*, Phd Thesis, Helsinki University Of Technology, 2000.
- [7] C. Toumazou, F. Lidjey And D. Haigh, *" Analog IC Design: The Current-Mode Approach "*, Exeter, UK, Peter Peregrinus, 1990.
- [8] A. Fabre, O. Saaid, F. Wiest, C. Boucheron *"High Frequency Applications Based On A New Current Controlled Conveyor"*, IEEE Transactions On Circuits And Systems, Vol. 43, No. 2, Pp. 79-80, February 1996.
- [9] A. Fabre, *"Translinear Current-Controlled Current Amplifier"*, Electronics Letters, 28th April 1988 Vol. 24 No. 9.
- [10] A. Fabre, *"Gyrator Implementation From Commercially Available Transimpedance Operational Amplifiers"*, Electronics Letters, 30th January 1992 Vol. 28 No. 3.
- [11] A. Fabre, M. Alami, *"A Precise Macromodel For Second Generation Current Conveyor"*, IEEE Transactions On Circuits And Theory, Vol. 44, No. 7, PP. 639-642, July 1997.
- [12] M. Sebeloue, *" Modélisation Comportementale Paramétrée De Fonction Analogiques Pour La Simulation Des Systèmes De Transmission"*, Phd Thesis, Université Toulouse, 2000.

- [13] B. Gilbert, "*Translinear Circuits: A Proposed Classification*", Electron. Lett., vol. II, pp. 14-16, 1975.
- [14] A. Fabre, M. Alami, "*A Versatile Translinear Cell-Library To Implement High Performance Analog Asics*", IEEE, 1990.
- [15] F. Legrand, "*Modelisation De Circuits Electrotechniques en Vue de Leur Simulation Réalisation D'un Simulateur*", Ecole Doctorale Des Sciences Physiques Et De L'ingénieur, Janvier 2004.
- [16] F. Lémery, "*Modelisation Comportementale des Circuits Analogiques et Mixtes*", Thèse de Doctorat, Institut National Polytechnique De Grenoble, Décembre 1995.
- [17] M. Cousineau "*Modélisation Des Systèmes Analogiques* ", Thèse de Doctorat, Institut National Polytechnique De Toulouse, 1999.
- [18] A. Fakhfakh, "*Contribution A La Modelisation Comportementale Des Circuits Radio-Frequence* ", Thèse Doctorat, Université Bordeaux I, Janvier 2002.
- [19] G.R. Boyle, B.M. Cohn, D.O. Pederson, J.E. Solomon, "*Macromodeling of Integrated Circuit Operational Amplifiers* ", IEEE Journal of solid State Circuits, Vol. SC-9, N. 6, December, 1974.
- [20] S. Jemmali "*Contribution A L'élaboration De Méthodologies Et D'outils D'aide A La Conception De Système Multi_Technologiques*", Phd Thesis, Ecole Nationale Supérieure Des Communications, 2003.
- [21] A. Vachoux, "*Modélisation de Systèmes Analogiques et Mixtes Introduction à VHDL-AMS* ", Laboratoire de Systèmes Microélectroniques, Version 2003.
- [22] A. Fabre, "*New formulations to describe translinear mixed cells accurately*", IEE Proc Circuits Devices Syst, Vol. 141, No. 3, June 1994.
- [23] J. Popovid, B. Nikolić, K. W. Current, A. Pavasović, D. Vasiljević, "*Low-Power CMOS RC Oscillators Based on Current Conveyors*", proc, 22nd International Conference on Microelectronics, vol 2, nis, Serbia, 14-17 may, 2000.
- [24] B. J. Maundy, P. B. Aronhime, "*Switched-Capacitor Current Conveyor Building Blocks*", IEEE, 1996.
- [25] David A. Johns, Ken Martin, "*Analog Integrated Circuit Design*", John Wiley & Sons Inc, 2000.
- [26] P.R. Gray, P. J. Hurst, Stephen H. Lewis, Robert G. Meyer "*Analysis And Design Of Analog Integrated Circuits*" Fourth Edition, John Wiley & Sons .Inc, 2001.

- [27] A. Fabre, M. Alami, "*Insensitive Current Mode Bandpass Filter Implementations Based Nonideal Gytrators* ", Electronics Letters 23rd may 1997 vol. 27 no. 11.
- [28] D. Betvar, K. Vrba, V. Zeman, K. Musil, "*Novel Universal Active Block: A Universal Current Conveyor*", IEEE, 2000.
- [29] A. S. Sedra, G. W. Roberts, F. Gohh, "*The Current Conveyor: History, Progress And New Results*", IEE Proceedings, Vol. 137, PP. 78-87, APRIL 1990.
- [30] P. Aronhime, D. Nelson, C. Adams, "*Application Of A First Generation Current Conveyor In Current Mode Circuits*", Electronics Letters, Vol. 26, PP. 1456-1457, August 1995.
- [31] A. Sedra, K. C. Smith, "*A Second Generation Current Conveyor And Its Applications*", IEEE Transactions On Circuits And Theory, PP. 1456-1457, February 1970.
- [32] A. Fabre, M. Alami, "*Insentive Current Mode Biquad Implementation Based current conveyors*", IEEE, 1992.
- [33] J.A.G. Rivera, "*Design And Implementation Of A Four Terminal Floating Amplifier And Its Application In Analog Electronics*", Master Of Science In Electrical Engineering, May 2005.
- [34] A. Fabre, "*Third-Generation Current Conveyor: A New Helpful Active Element*", Electronics Letters, Vol. 31, PP. 338-339, March., 1995.
- [35] M. Alami "*Conception De Circuits Intègres Analogiques A Partir De Circuit Translinéaire. Applications Aux Sources Compensées En Température Et Aux Filtre Haute Fréquence*", Thèse Doctorat, Université Hassan II Ain Chock, 1998.
- [36] J. F. Gazin, "*Filtres Actifs à Amplificateur Opérationnels*", Manuelle d'application, Tome 3, Thomson, Paris 1974.
- [37] D. Fathi, "*Conception d'Amplificateur Opérationnels de Transconductance: Application à la Réalisation de Filtre Gm-c* ", Mémoire de MAGISTER, Université de Biskra 2005.
- [38] M. Higashimura, M. Fukui, "*Novel Method For Realizing Higher Order Immitance Function Using Current Conveyors* ", IEEE, 1988.
- [39] A. Fabre, M. Alami, "*Universal Current Mode Biquad Implemented From Two Second Generation Current Conveyors*", IEEE Transactions On Circuits And Systems-1: Fundamental Theory And Applications, Vol. 42, No. 7, July 1995.

[40] N. Tarim, B. Yenen, H. Kuntman, "*Simple And Accurate Nonlinear Current Conveyor Macromodel*", IEEE1996.

[41] C. Conrad,"*Simulation De Circuits Electroniques Avec Pspice*", Edition Eyrolles, 1996.